

# コンデンサバンクを用いたパタン電磁石電源の大電力試験方法

## A HIGH POWER TEST METHOD FOR PATTERN MAGNET POWER SUPPLIES WITH CAPACITOR BANKS

栗本佳典 \*A)、森田裕一 A)、佐川隆 B)、下川哲司 A)、三浦一喜 A)、  
Yoshinori Kurimoto\* A)、Yuichi Morita A)、Ryu Sagawa B)、Tetsushi Shimogawa A)、Kazuki Miura A)

A) High Energy Accelerator Research Organization

B) Universal Engineering

### Abstract

In J-PARC Main Ring, upgrade towards the beam intensity of 750 kW is planned. To achieve this, synchrotron repetition period must be shortened from the period of 2.48 s to about 1s with new power supply for the main magnets. We are considering and developing a new power supply with large capacitor banks. This capacitor banks are needed to reduce the power variation at the main grid for the future operation with shorter repetition period. However, it is very difficult to perform the test of the new power supply at its rated power before its installation. This is because the power supplies for the J-PARC MR main magnets handle too much power to be tested in factories or test benches. We suggest a test method using two capacitor banks for the power supply test. In this method, two choppers and small inductive load are connected between two capacitor banks. By controlling the energy flow to go and return between the two capacitor banks in this setup, the received power and inductive load can be very small. In this article, the details of the control method and the results of the test experiment using mini-model power supply are described.

## 1. J-PARC MAIN RING アップグレードと新主電磁石電源

茨城県那珂郡東海村にある J-PARC Main Ring (以下 J-PARC MR) は、大強度陽子ビームを 30 GeV まで加速する陽子シンクロトロンで、これにより加速された大強度陽子ビームは長基線ニュートリノ実験および原子核ハドロン実験に利用されている。現状では最大 230 kW (ニュートリノ利用運転時) のビーム強度であるが、これを 750 kW にアップグレードする計画が進行中である。アップグレード最大の目玉は、ビーム取出しサイクルの高繰り返し化で、現状 2.48 秒の繰り返し周期を 1 秒程度まで短縮する。これを達成するためには主電磁石電源の置き換えが必須であり、以下に J-PARC MR の高繰り返し新主電磁石電源が達成すべき課題を述べる。

**高出力電圧** 現行の主電磁石電源では、現状の 2.48 秒の繰り返し周期を大幅に短縮することは不可能である。インダクタンス負荷を高速で励磁するためには、高電圧が必要であり ( $V = LdI/dt$ )、J-PARC MR 主電磁石ファミリーつを 1 秒繰り返しで励磁するには、1 電源あたり最大約 6 kV が必要である。一方、現行電源の定格出力電圧は 3 kV 程度である。したがって、現行電源の二倍の定格出力電圧の電源が必要である。

**交流系統における電力変動の抑制** 現行電源の方式では、主電磁石のエネルギーは交流系統へ直接回生される。このため、現行 2.48 秒繰り返し時の電力変動幅は 60 MVA を超える。これは、1 秒繰り返しでは 140 MVA 相当になることを意味するが、この値は電力会社による許容電力変動を遥かに超えると考えられる。したがって、出力電圧を上げるために現行の電源と同じものを倍の台数投入すると

いう単純なやり方は成り立たず、何らかのエネルギー貯蔵システムを J-PARC 敷地内に設け、そこへエネルギー回生する電源が必要である。

## 2. コンデンサバンクを用いたエネルギー回生

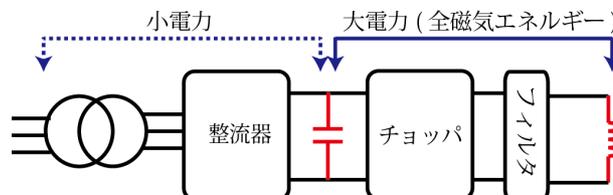


Figure 1: Conceptual schematic of a power supply with a capacitor bank.

以上に述べた要求から、我々はコンデンサバンクをエネルギー貯蔵装置とした電源構成を J-PARC 新電源として検討、開発中である [1][2][3]。回路構成は Fig. 1 に示すように、整流器とチョッパの二段構成で、DC リンクコンデンサを大容量化しコンデンサバンクとする。これにより、磁気エネルギーのやり取りはチョッパを介してコンデンサバンクと電磁石の間で行われ、系統からの受電は損失分のみとなる。

## 3. 電源二台を用いた定格試験方法

J-PARC MR 主電磁石をはじめ、大型加速器の主電源は 1MW~10MW クラスの大容量電源であるため、定格試験は現場にインストール後初めて行われる場合がほとんどである。これは、製造メーカーの工場や研究施設のテストベンチでは受電容量および負荷容量が足りないからである。現場にインストールした後では、共用

\* kurimoto@post.j-parc.jp

運転のスケジュールと干渉するため、電源の試験に十分な時間を取れず、共用運転中にトラブルが起こるケースも少なくない。さらに、今回は大容量のコンデンサバンクが含まれるため、短絡事故等が起こった場合の被害も大きいと予想されることから、共用運転前に十分な定格試験を行うことが望ましい。

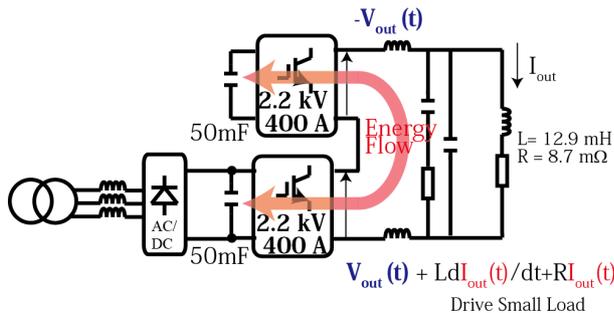


Figure 2: Test method.

そこで、我々は Fig. 2<sup>[4]</sup> に示すように、チョッパ電源二台を負荷を介して直列に接続し、それぞれの出力パターン電圧波形の位相を逆にし、負荷側にはほとんど電圧がかからないように制御し、小さな負荷容量で電源の定格電力で試験することを提案している<sup>[4]</sup>。また、この運転ではチョッパ電源二台の運転モードは力行と回生を互いに逆位相で繰り返すため、二つのコンデンサバンクがそれぞれ逆位相のパターン周期で充放電される。これは、実運転時にはコンデンサバンクと電磁石の間をエネルギーが往復するのに対して、この試験時には、二つのコンデンサバンクの間をエネルギーが往復することを意味している。そのため、この試験で使われているインダクタンス負荷にはほとんどエネルギーが溜まらず、単なる電流平滑用インダクタンスの役割として動作している。

#### 4. 制御方法

前章で提案した試験は、単純に逆位相のパターン電圧指令を二台のチョッパに与えるだけでは実現できない。なぜなら、負荷定数やコンデンサ容量を厳密に知ることは不可能であり、また、二台のチョッパの特性にも現実的には差があるため、そのような現実的状況でパターン電圧指令運転を行えば、コンデンサ電圧や負荷電流は時間とともに変動し続け、安定に長時間運転することはできないからである。したがって、コンデンサ電圧や負荷電流のフィードバック制御は不可欠で、それらを組み込んだうえで、前章でいう、「二つのチョッパの出力電圧波形の位相が逆で、絶対値は定格電圧になっている」状態を作り出さなければならない。そこで、負荷電流とコンデンサ電圧のフィードバックを以下のように行う (Fig. 3)<sup>[4]</sup>。

**負荷電流フィードバック** 負荷電流フィードバックは、整流器に直接接続されているチョッパ側で行う。電流指令値  $I_{ref}(t)$  は実運転時に使用するものを用いる。

**コンデンサ電圧フィードバック** コンデンサ電圧フィードバックは、電氣的に浮いているコンデンサバンク

に接続されているチョッパ側で行う。このときの電圧指令値としては、定格電圧パターン波形  $V_{outref}(t)$  および負荷電流  $I_{ref}(t)$  でコンデンサを充放電したときに予想されるコンデンサ電圧パターン波形  $V_{inref}(t)$  を用いる。  $V_{inref}(t)$  は以下のように計算される。

$$V_{inref}(t) = \sqrt{V_{inref}^2(0) - \frac{2}{C} \int_0^t I_{ref}(t') V_{outref}(t') dt'}$$

ここで、 $C$  はバンクコンデンサの容量である。これまでの議論より、出力電圧  $V_{outref}(t)$  の波形は任意に選べる (ただし、変換器の特性上、入力コンデンサ電圧を超える電圧は出力できない)。また、整流器に接続されているコンデンサ電圧は整流器側で制御すればよい (ダイオード整流の場合は必要ない)。

#### 5. 制御ユニット

本制御方法の試験を行うために、制御ユニットを開発した。写真を Fig. 4(a) に、機能ブロック図を Fig. 4(b) にそれぞれ示した<sup>[4]</sup>。制御ユニットでは以下の処理が行われる。

- 負荷電流およびコンデンサ電圧の計測信号を AD 変換する。
- AD 変換されたデジタルデータを使って、Fig. 3 に示した制御演算を行い、二つのチョッパの電圧指令値を計算する。
- 電圧指令値と三角波の比較結果をパルス情報として出力 (PWM 制御) する。パルスは光信号に変換され半導体素子のゲート信号として使われる。

上記の処理において、AD 変換後のデジタルデータの処理は、PWM パルス出力まですべて FPGA で行われるため、任意の制御アルゴリズムを直ちに実装可能である。また、搭載した FPGA は Altera 社の Cyclone 5 soc と呼ばれるもので、この IC には FPGA ブロックと CPU ブロックの両方が搭載されている。電源制御などのリアルタイム制御は FPGA ブロックで、運転開始および停止指令や制御パラメタ変更といったリアルタイム性が要求されない機能は CPU ブロックに持たせている。また、機能ブロック図 (Fig. 4(b)) に記載されているように、CPU ブロックに接続されているプログラム格納用の DDR(Double Data Rate)3 メモリとは独立に FPGA ブロックにも DDR3 が接続されている。この FPGA ブロック側の DDR3 は電源制御側のパターン指令値 (Fig. 3 中の  $V_{inref}$  および  $I_{ref}$  に相当する) 格納する専用のメモリとして使用される。これにより、パターン指令値を CPU 側に割り込みをかけて取得する必要がなくなり電源制御は FPGA 側で閉じるため、シンプルな制御設計が可能になる。

#### 6. ミニモデル電源による試験

我々は、開発した制御ユニットを用いて、ミニモデル電源による原理実証試験を行った。実験セットアップの回路構成を Fig.5 に主なパラメタを Tab. 1 にそれぞれ示

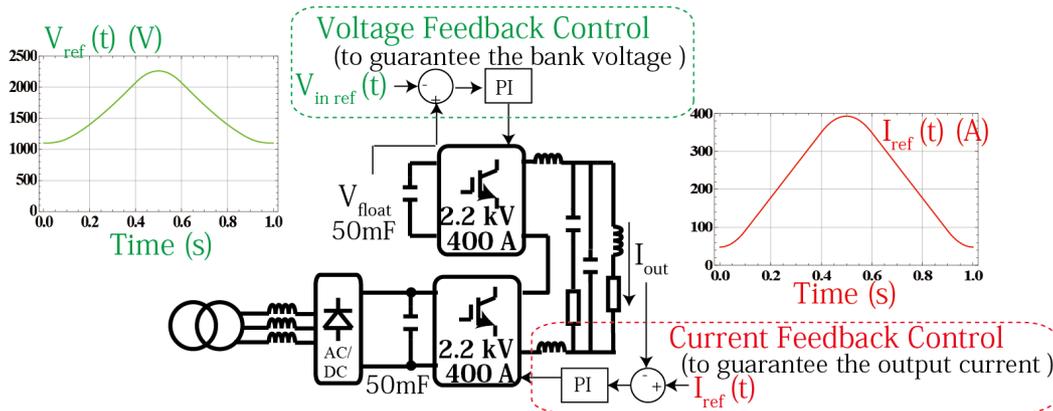
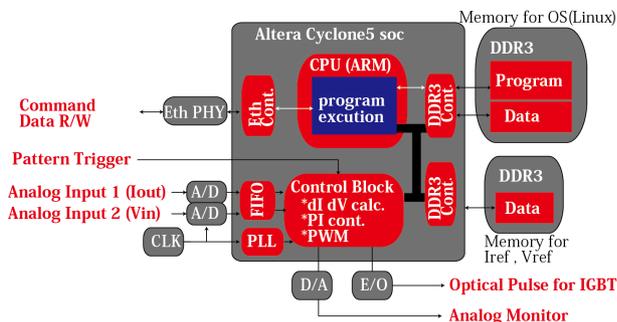


Figure 3: Control system of the test method.



(a) Picture of the control unit



(b) Functional diagram of the control unit

Figure 4: A picture and block diagram of the control unit.

した<sup>[4]</sup>。ミニモデル電源の試験で測定したコンデンサ電圧、出力電圧および出力電流波形を、Fig. 6(a)、Fig. 6(b)およびFig. 6(c)にそれぞれ示した<sup>[4]</sup>。これらの波形から、二つのバンクコンデンサ電圧が逆位相で充放電を繰り返し、二つのチョッパの出力電圧はほぼ逆極性で定格の100 V近くまで達していることが分かる。一方、負荷にはその差分しか電圧はかかっておらず、その結果出力電流も定格の範囲内で制御できていることがわかる。また、出力電流波形が歪んでいるが、本試験の目的は定格のパターン運転を行い電源の信頼性を検証する事であるので、加速器運転に必要な ppm オーダーの電流

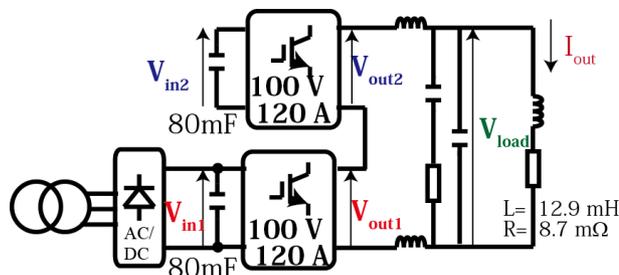


Figure 5: Experimental Setup of the mini-model.

Table 1: Parameters of Mini-model

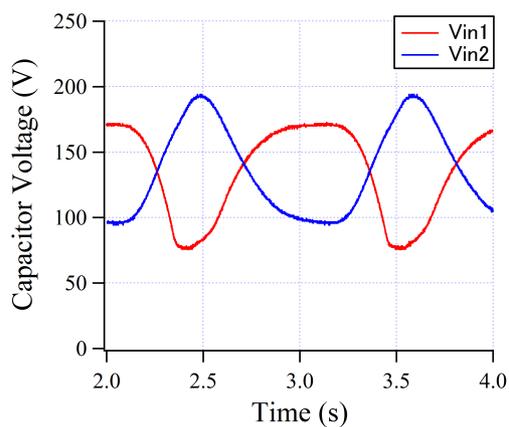
定格電流	120 A
定格電圧	100 V
負荷インダクタンス、抵抗	12.9 mH, 8.7 mohm
バンクコンデンサ容量	80 mF

偏差は要求されない。

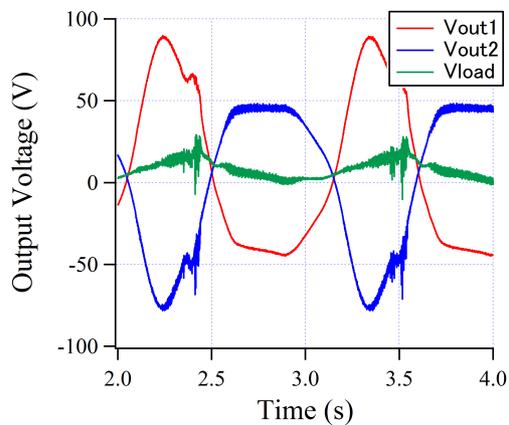
## 7. まとめと今後

J-PARC MRではビーム強度750 kW達成のためにビーム取出しサイクル周期を現行の2.48秒から1秒程度に短縮することを計画している。この実現には、高電圧出力(現行電源の二倍)でエネルギー貯蔵装置をもった電源を導入することが必須である。我々J-PARC主電磁石グループはコンデンサバンクをエネルギー貯蔵装置とした新電源を検討、開発中であるが、大容量のコンデンサバンクに蓄えられたエネルギーをコントロールするという観点からも、十分な試験により信頼性を実証することが望ましい。その一方でJ-PARC MRの主電磁石やその電源と同程度の負荷、受電設備を持ったメーカーの工場や研究所のテストベンチなどは存在しない。

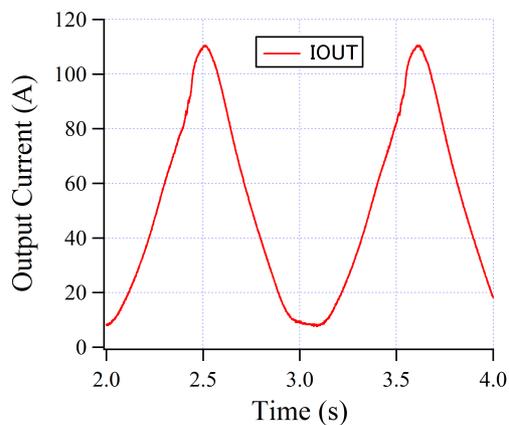
そこで、我々は直列にした二つの電源を逆の極性のパタン電圧でドライブし、負荷にはほとんど電圧をかけないように運転することで電源の定格電力の試験を行うことを提案する。この運転時には、エネルギーは二つのバンクコンデンサを行き来し、それにともない互いのバンクコンデンサ電圧が逆位相で充放電されるため、電源



(a) コンデンサ電圧



(b) 出力電圧



(c) 出力電流

Figure 6: Measured waveforms of the experiment using the mini-model.

としては加速器運転時とほぼ同様の振る舞いを再現できる。我々は安定にこのような運転ができるような制御方法を考案し、それが実現可能な制御ユニットを開発した。また、それらの制御ユニットを用いて 100 V 120 A 定格のミニモデル電源で実験を行い波形を測定した。その結果、期待通りの動作をしていることが確認できた。

今後の予定としては、実機クラスとして開発している 2000 V 400 A チョップユニットを用いて、同様の試

験を今年度末に行う予定である。

### 参考文献

- [1] 森田裕一他 「J-PARC 主リングの高繰返し化のための主電磁石電源の構成」 第九回日本加速器学会年会 プロシーディングス 2013 年 8 月
- [2] 下川哲司他 「電磁石電源のためのフライングキャパシタ方式の原理実証」 第九回日本加速器学会年会 プロシーディングス 2013 年 8 月
- [3] 栗本佳典他 「高圧電源と低圧電源のハイブリット制御による高電圧、低リプル電磁石電源」 第十回日本加速器学会年会 プロシーディングス 2013 年 8 月
- [4] Y. Kurimoto, et al., "A High Power Test Method for Pattern Magnet Power Supplies with Capacitor Banks", Proceedings of the 2nd International Symposium on Science at J-PARC Japan, Tsukuba, Jul. 12-15, 2014 (will be published).