

J-PARC クライストロン短絡保護用半導体クローバースイッチの開発

DEVELOPMENT OF SEMICONDUCTOR CLOVER SWITCH FOR SHORT-CIRCUIT PROTECTION OF KLYSTRON FOR J-PARC ACCELERATOR

小野礼人^{#, A)}, 高柳智弘^{A)}, 植野智晶^{B)}, 堀野光喜^{B)}, 山本風海^{A)}, 金正倫計^{A)}

Ayato Ono^{#, A)}, Tomohiro Takayanagi^{A)}, Tomoaki Ueno^{B)}, Koki Horino^{B)}, Kazami Yamamoto^{A)}, Michikazu Kinsho^{A)}

^{A)}J-PARC/JAEA

^{B)}NAT Corporation

Abstract

The Ignitron is used in the clover device of the klystron power supply for RF acceleration in the J-PARC LINAC. However, this ignitron uses mercury, the use of which is restricted worldwide, and its production is expected to be discontinued in the future. Therefore, we designed a semiconductor clover switch for short-circuit protection of klystron using a MOS gate thyristor. We have manufactured an oval-type board module that realizes an operating output of 3kV, 40kA, and 50 μ s per board. For the control power supply to each board module assuming a high voltage of 120 kV, we adopted a self-power supply method that creates a control power supply with a high-voltage DCDC converter from the voltage shared and charged by each board module. It was possible to confirm the operating performance on a 1/4 scale (30 kV, 40 kA) against the voltage of the existing equipment (120 kV, 40 kA) by connecting ten oval board modules in series. The output test result will be reported.

1. はじめに

J-PARC[1]では、直線型加速器の加速用高周波を増幅する真空管型高周波増幅器(クライストロン)電源[2]の短絡保護装置(クローバー装置)[3]に水銀整流器(イグナイトロン)を用いている。イグナイトロンは、世界的に使用が制限されている水銀を使用しており、将来的に製造中止が見込まれる。そこで、大電力半導体素子(MOSゲートサイリスタ)を用いたクライストロン短絡保護用の半導体クローバー装置の開発を進めている[4-8]。本研究では、基板1枚当たり、3 kV、40 kA、50 μ sの動作出力を実現するオーバル型基板モジュールを開発した。本基板モジュール40枚を直列に積み重ねることで代替スイッチとして必要な定格120 kV、40 kAを出力する。

基板モジュールへ制御電源を供給する方法として、基板ごとに高圧トランスを使用した場合、トランスの設置場所や部分放電(コロナ放電)対策を考慮する必要がある現実的ではない。そこで本基板モジュールには、高圧トランスを使用せず、各基板モジュールに分担充電される電圧(kV)から高圧DCDCコンバータで制御電圧を作り出す自己給電方式を採用した。本試験では、この基板モジュール10枚を10直列で積み重ね、定格120 kV、40 kAで電圧が1/4スケールの30 kV、40 kAにて動作性能を確認することができた。出力試験結果について報告する。

2. 半導体クローバースイッチ

2.1 基板モジュール概要

パワー半導体素子には、IXYS製MOSゲートサイリスタMMIXH60N150V1(1.5 kV/11.8 kA at 10 μ s)を使用した。半導体素子単体の定格電圧は1.5 kVであり、印加電圧3 kVに対し、単回路の素子構成を3直列(4.5 kV:電圧裕度67%)とした。40 kAの電流を確保するため、この単回路を16並列とした。これにより、半導体素子単体に流れる電流は40 kA/16並列=2.5 kAとなり、クローバー装置用に試算した耐パルス電流5.3 kA(50 μ s)[5]に対し47%の電流裕度がある。

○基板モジュール1枚当たり仕様 3 kV/40 kA/50 μ s
素子構成:3直列16並列(48素子)

○定格(全体構成時)120 kV/40 kA
素子構成:120直列16並列(1920素子)

基板モジュールの制御電源は、自己給電方式によって得る。高圧DCDCコンバータにて3 kVから6.5 Vを、低圧DCDCコンバータで6.5 Vから5 V(制御駆動用)、-5 V/19 V(ゲート駆動用)を作る。モジュール基板1枚の回路ブロック図をFig. 1に、モジュール基板制御電源供給系ブロック図をFig. 2に示す。

2.2 試験概要

基板モジュール10枚(2019年度に製作した4枚の基板モジュール[8]と、2020年度に新規に製作した6枚)を直列接続にて積み重ね、出力確認試験を行った。直列10段積みみの外観をFig. 3に示す。

[#]onoayato@post.j-parc.jp

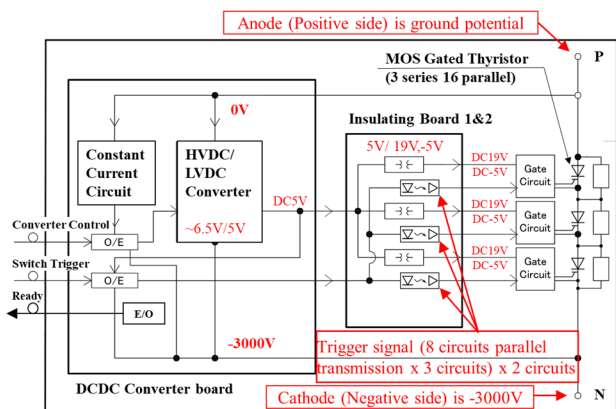


Figure 1: Circuit block diagram of main SW board.

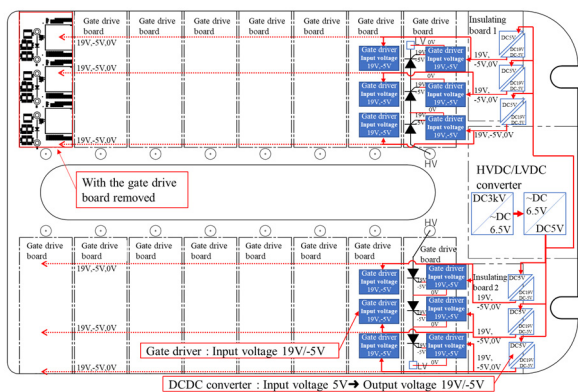


Figure 2: Power supply system block diagram.

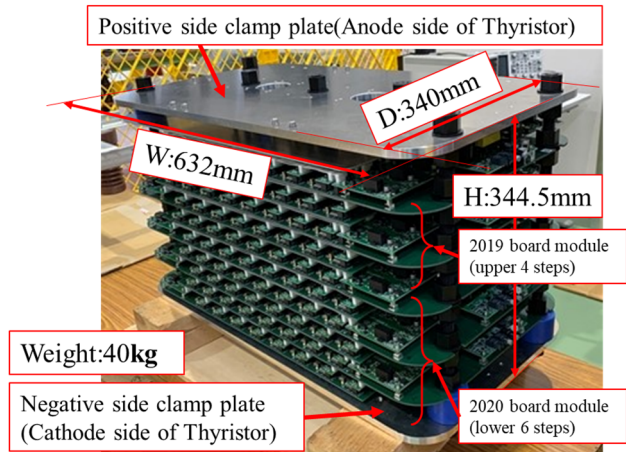


Figure 3: Appearance of serially stacked boards.

2.3 基板モジュール単体試験

2.3.1 概要

2020年度製作の6枚の基板モジュール(2020 #1~#6)と、2019年度製作の4枚(2019 #1~#4)について、単体試験を行い性能と単体誤差の確認を行った。試験回路と試験時の測定箇所を Fig. 4 に示す。充放電用コンデンサに充電し、基板モジュールのスイッチ動作で放電時の出力電流を測定した。結果については、2.3.2 項と2.3.3 項で説明する。

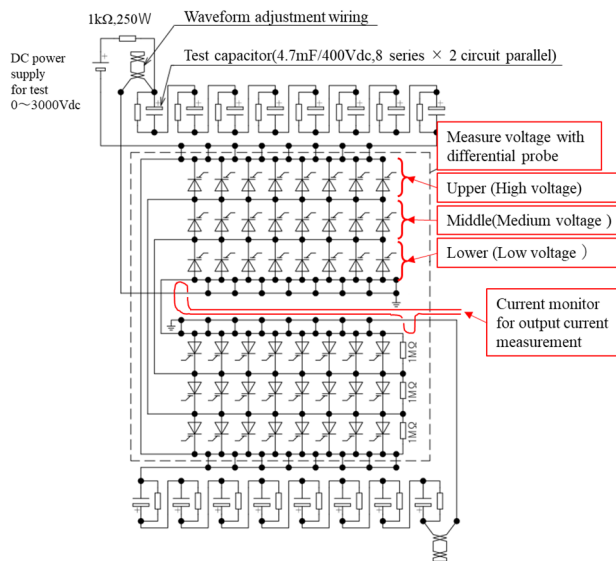


Figure 4: Test circuit diagram.

2.3.2 直流分担電圧確認結果

MOS サイリスタの3直列のアノード側(アース点)を基準

とし、基板モジュール全体の充電電圧を高圧プローブで測定した。また、3直列に接続したサイリスタ素子の各段(上段:高圧部、中段:中圧部、下段:低圧部)の両端電圧を差動プローブで測定し、直流分担電圧の割合を確認した。測定箇所は Fig. 4 を参照する。充電電圧3kV に対する各素子の分担電圧測定結果を Table 1 に示す。

3kV 充電時の3直列の各段の MOS ゲートサイリスタアノード~カソード間の直流分担電圧比は、3kV の均等分圧値: 1000V (33%) に対し+1.8%~-2.1% (31.2%~35.1%) の範囲に入った。また、MOS ゲートサイリスタ素子単体に印加された最大電圧は 1061V となり、均等分圧値(1000V)を大きく超えるものはなかった。2019年度製作基板の結果は+0.2%~-1.6% (33.1%~34.9%) となり、製作年度違いによる差は無いことを確認した。

Table 1: DC Shared Voltage Measurement Result

Board module No.	Upper (High voltage)		Middle (Medium voltage)		Lower (Low voltage)	
	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)
2020 Board #1	-1061.0	35.1	-949.2	31.4	-1016.9	33.5
2020 Board #2	-1029.3	34.0	-1037.3	34.4	-990.8	32.9
2020 Board #3	-1036.5	34.2	-996.7	33.0	-990.4	32.7
2020 Board #4	-946.2	31.2	-1043.3	34.5	-1033.6	34.0
2020 Board #5	-1031.3	33.5	-999.5	33.0	-994.3	32.8
2020 Board #6	-1040.0	34.8	-993.4	33.0	-987.7	32.8
2019 Board #1	-993	33.2	-996	33.4	-1034	34.6
2019 Board #2	-991	33.1	-1000	33.5	-1036	34.6
2019 Board #3	-991	33.1	-1000	33.4	-1035	34.6
2019 Board #4	-1002	33.4	-1006	33.6	-1046	34.9

2.3.3 並列電流分担確認と充放電動作確認結果

充電電圧3kV に対する40kA 出力時の出力動作確認を行い、全体電流、及び、Fig. 5 に示す基板モジュール

ル上の 16 並列回路の各接触ポスト(#1~#8 と#9~#16)に流れる分担電流を測定した。試験回路は Fig. 4 に従う。全体電流 40 kA に対する各接触ポストの分担電流割合の結果を Table 2 に示し、電流分布グラフを Fig. 6 と Fig. 7 にそれぞれ示す。

定格電流 40 kA 出力時に 16 並列回路が均等に分流した場合の 6.25 % (40 kA/16 並列回路=2.5 kA=6.25 %) に対し、測定結果は+2.15 %~-2.05 %の範囲となった。2020 年度製作基板における並列分担電流の最大値は 3.4 kA (8.4 % at #16) だが、クローバー装置用に試算した耐パルス電流 5.3 kA (50 μ s) [5] に対しては 64 %となり、裕度は十分にあると考える。2019 年度製作基板の結果は+2.55 %~-1.85 %の範囲であり、製作年度違いによる差は無い。電流出力回路の端部 (Table 2 および Fig. 6, 7 の赤点線部分:#1、#8、#9、#16) の分流値が均等値よりも大きくなる傾向があるが、本傾向についても、2019 年度と 2020 年度の製作基板で同様であった。

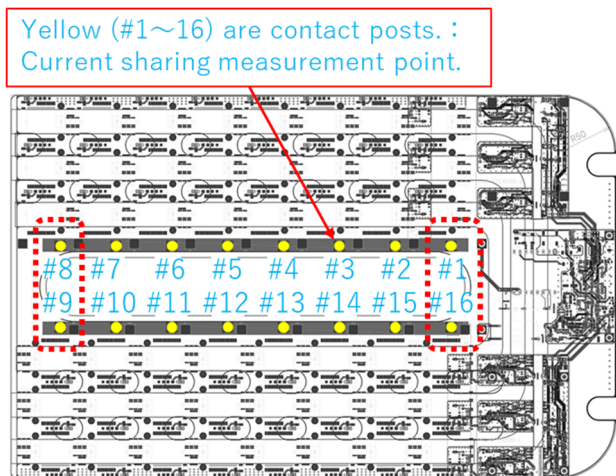


Figure 5: Current sharing measurement point.

Table 2: Current Sharing Measurement Result

Contact post #	#8	#7	#6	#5	#4	#3	#2	#1
2020 Board #1	7.7%	7.5%	5.0%	6.2%	6.0%	5.5%	6.1%	6.2%
2020 Board #2	7.9%	6.1%	6.2%	5.7%	6.3%	4.5%	7.5%	6.9%
2020 Board #3	8.0%	6.4%	6.1%	6.2%	6.7%	4.2%	7.4%	6.5%
2020 Board #4	7.9%	5.9%	6.1%	5.3%	6.1%	5.1%	6.9%	6.9%
2020 Board #5	7.1%	5.9%	6.1%	6.1%	5.8%	5.9%	6.7%	7.4%
2020 Board #6	7.9%	6.3%	6.2%	5.8%	6.6%	4.4%	6.9%	6.7%
2019 Board #1	8.1%	6.3%	6.3%	5.4%	6.5%	6.1%	6.6%	7.9%
2019 Board #2	8.0%	6.8%	5.0%	6.1%	6.2%	6.5%	6.3%	6.8%
2019 Board #3	8.1%	6.3%	7.0%	6.3%	6.0%	6.3%	6.6%	7.5%
2019 Board #4	8.5%	6.6%	6.6%	5.1%	7.3%	5.4%	6.4%	7.1%
Contact post #	#9	#10	#11	#12	#13	#14	#15	#16
2020 Board #1	8.4%	5.8%	5.1%	5.2%	6.1%	6.1%	6.6%	6.9%
2020 Board #2	7.6%	5.7%	5.5%	5.5%	6.2%	6.1%	6.1%	7.3%
2020 Board #3	6.9%	6.2%	5.5%	5.4%	5.7%	6.4%	6.3%	7.4%
2020 Board #4	7.0%	5.6%	5.7%	5.7%	5.5%	5.4%	6.7%	7.4%
2020 Board #5	7.5%	5.8%	5.7%	6.3%	5.3%	6.0%	6.2%	7.4%
2020 Board #6	6.8%	5.9%	4.7%	6.6%	5.3%	6.4%	6.2%	7.5%
2019 Board #1	8.3%	6.3%	6.3%	5.5%	5.3%	5.9%	6.5%	8.8%
2019 Board #2	7.3%	6.3%	5.6%	5.8%	5.7%	6.1%	6.3%	7.9%
2019 Board #3	8.3%	6.1%	5.7%	5.7%	5.7%	5.7%	7.6%	6.7%
2019 Board #4	7.7%	6.2%	6.5%	7.1%	4.4%	7.2%	6.9%	8.0%

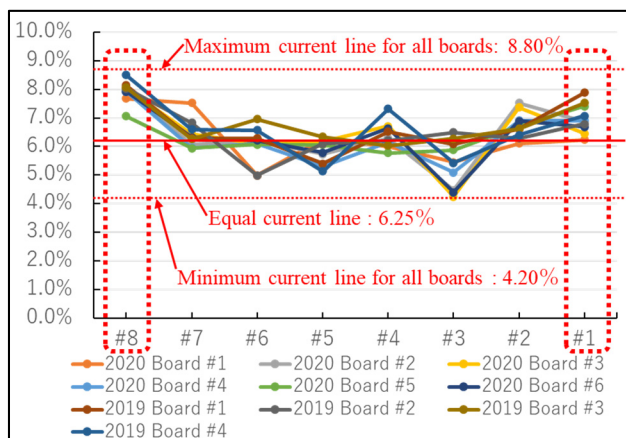


Figure 6: Current distribution of contact posts (#8~#1).

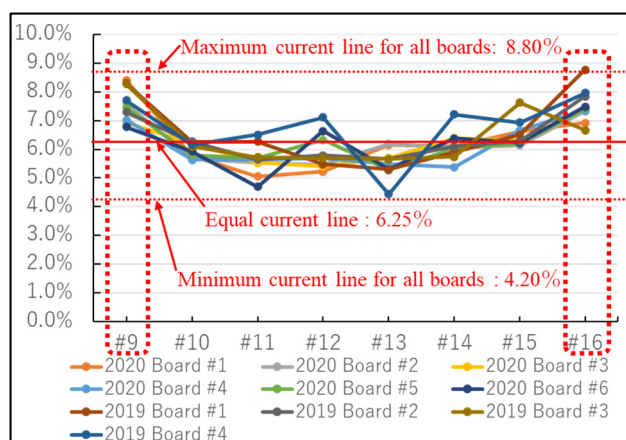


Figure 7: Current distribution of contact posts (#9~#16).

2.4 直列 10 段積み試験

2.4.1 充放電試験

基板モジュール 10 枚 (2019_#1~#4、2020_#1~#6) を直列 10 段積みとし、30 kV、40 kA で充放電試験を行った。直列 10 段積み試験回路を Fig. 8 に、試験全景を Fig. 9 に示す。30 kV を充電する模擬負荷のコンデンサバンク (117.5 μ F) は、4.7 mF/400V のものを 8 直列 \times 2 並列回路とし、それを 10 段積みにした。出力電流波形を Fig. 10 に示す。出力ピーク電流は 42.4 kA、出力電流の半値幅は 71.0 μ s であった。本結果は、必要な 40 kA、50 μ s の動作出力の性能を満足する。

2.4.2 電圧分担測定試験

18 kV、24.8 kA 出力時の各基板モジュール間の電圧分担の測定結果を Fig. 11 に示す。電圧分担比は、均等分圧値 (10 %) の +0.3 % ~ -0.4 % (10.3 % ~ 9.6 %) の範囲であった。各基板モジュール間の電圧分担に偏りは見られなかった。

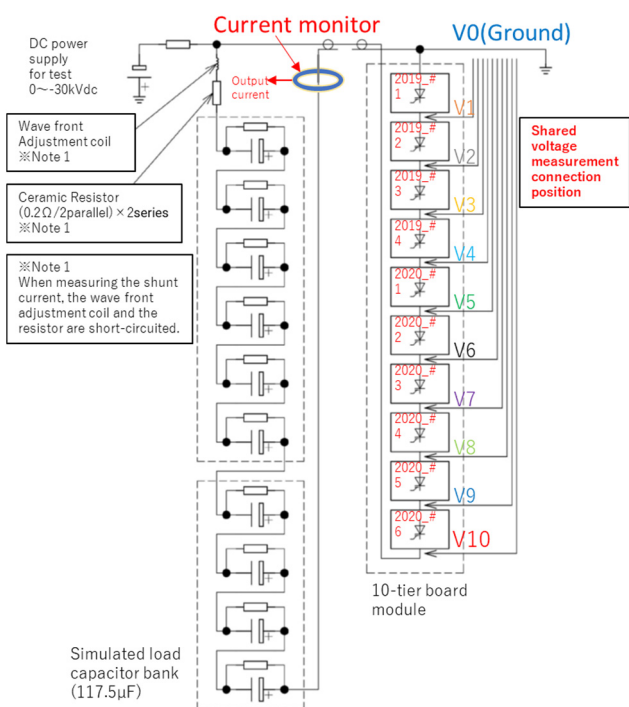


Figure 8: 10 stack test circuit.

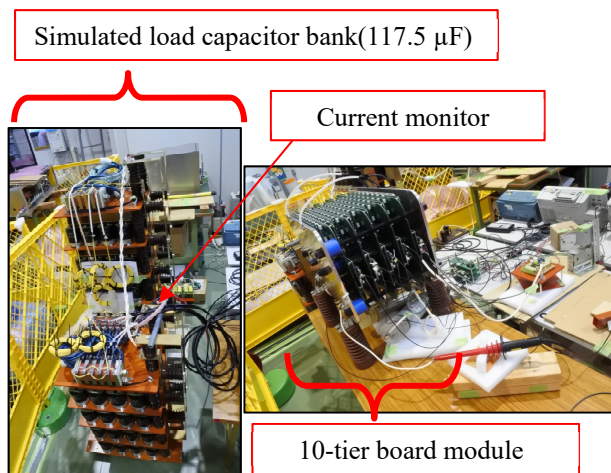


Figure 9: 10 stack test settings.

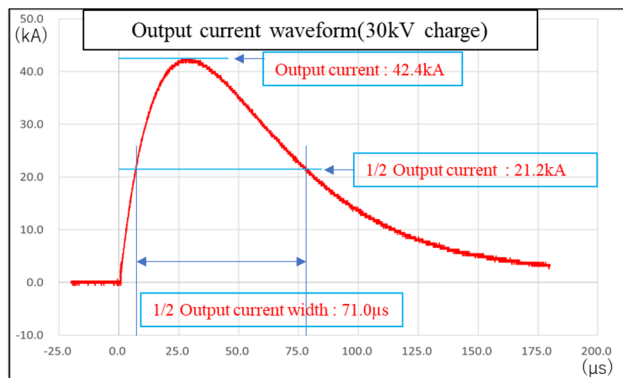


Figure 10: Output current waveform (30 kV charge).

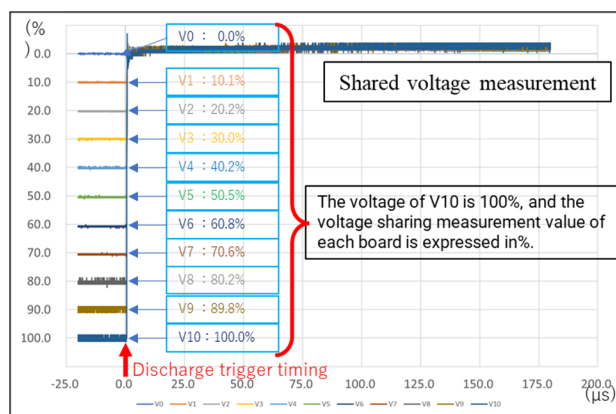


Figure 11: Measurement result of voltage sharing of each board (18 kV charge).

2.5 まとめ

自己給電方式を採用した基板モジュール (3 kV、40 kA) を製作した。本基板モジュールを直列 10 段積みにして、J-PARC リニアッククライストロン電源のイグナイトロンスイッチの定格 (120 kV、40 kA) 電圧に対して 1/4 スケールの動作性能 (30 kV、40 kA、50 μ s) と制御電源の供給を確認した。

今後は、本基板モジュールの直列段積み上げ数を 10 段から 20 段に増やし、定格 1/2 スケールの 60 kV 充電を行い、より高電圧領域での出力動作の確認を行う。更に、実機での使用を想定した半導体クローバースイッチ (120 kV、40 kA) を収納する高耐圧ケースを製作し、基板モジュールを油浸にして最終形態での動作確認試験も行うと共に、クライストロン電源テストスタンドを用いた評価試験も行う予定である。

謝辞

開発と試験に協力頂いた株式会社パルスパワー技術研究所の皆様へ深く感謝する。

開発に協力頂いた J-PARC の篠崎信一氏、不破康裕氏、リニアック RF グループの皆様へ深く感謝する。

参考文献

- [1] <http://j-parc.jp/c/index.html>
- [2] M. Kawamura *et al.*, “J-PARC リニアック用クライストロン電源システムの現状 2013”, Proceedings of PASJ2013, SAP061.
- [3] M. Kawamura *et al.*, “U H F クライストロン電源の大電力試験”, Proceedings of the 18th Linear Accelerator Meeting in Japan, Tsukuba, 21-23 July 1993, pp202-205.
- [4] T. Takayanagi *et al.*, “パワー半導体を用いたキッカー用パルス電源とイグナイトロン代替スイッチの開発”, Proceedings of PASJ2019, THOH02.
- [5] A. Ono *et al.*, “J-PARC 加速器用イグナイトロン代替半導体スイッチと新キッカー電源の開発”, Proceedings of PASJ2019, WEPH038.
- [6] H. Mori *et al.*, “イグナイトロン代替半導体スイッチの開発”, Proceedings of PASJ2019, WEPH007.
- [7] H. Kamezaki *et al.*, “イグナイトロン代替半導体スイッチ実用基板の評価”, Proceedings of PASJ2020, WEPH39.
- [8] A. Ono *et al.*, “J-PARC 加速器用イグナイトロン代替半導体スイッチの開発”, Proceedings of PASJ2020, THPP45.