

# 若狭湾エネルギー研究センターシンクロトロン(LLRF)制御システムの開発 DEVELOPMENT OF A LLRF CONTROL SYSTEM AT WERC

栗田哲郎<sup>\*A)</sup>, 田村文彦<sup>B)</sup>

Tetsuro Kurita<sup>\*A)</sup>, Fumihiko Tamura<sup>B)</sup>

<sup>A)</sup>The Wakasa Wan Energy Research Center

<sup>B)</sup>J-PARC Center, JAEA

## Abstract

A new LLRF control system for the synchrotron at WERC is in under development. The new system utilizes modern FPGAs and MicroTCA.4. The new system consists of three AMCs. One is for feedback control of RF frequency and the others are for processing beam position signals. We describe details of the system and the progress of the off-beam commissioning in this report.

## 1. はじめに

若狭湾エネルギー研究センター加速器施設(W-MAST)は、タンデム加速器および、それを入射器としたシンクロトロンによって、広範囲のエネルギーのイオンビーム(陽子: 数 MeV-200 MeV; He, C: 数 MeV/u-55 MeV/u)を様々な実験に供給している。シンクロトロンからのビームは、がん治療の基礎研究および材料/生物/細胞への照射実験に利用されている。

W-MAST シンクロトロンの LLRF 制御系は、建設当初から原発振器として DDS (Direct Digital Synthesizer) を用い、これを DSP (Digital Signal Processor) で制御するシステムであった。継続的にビームフィードバック系の改良 [1] や、位相ノイズの低減による加速効率の向上 [2] などに取り組んできた。しかし、DDS が故障したら修理ができない状況にある。アナログ回路で構成されているフィードバック制御系やビーム位置モニター信号処理系に経年劣化が原因と思われる故障がたびたび発生しており、今後の維持が困難な状況にある。

また、現有システムの様々な問題点も明らかになってきた。2倍高調波は通倍回路を用いたアナログ回路で生成されている。位相および振幅がフィードバック制御されておらず、周波数特性が安定しないため精密な調整ができない。ビーム位置モニター信号の演算に使われている AM/PM 変換回路は演算結果が入力信号レベルに依存するという問題がある [3]。

上記の問題点を克服し、近年の技術的動向に追随したシステムとして、発振器およびフィードバック制御系、ビーム位置モニター信号処理系のすべてを FPGA (Field Programmable Gate Array) を用いたデジタル高周波信号回路で構築したシステムの開発を行っている。

## 2. 新加速高周波制御系の概要

Figure 1 に新システムの概要を示す。J-PARC で開発された LLRF 制御系 [4] を参考に設計している。MicroTCA.4 をプラットフォームとして三菱特機システムによって開発された AMC ボード [5] を用いる。AMC ボードには、Xilinx 社の Zynq XC7Z045(FPGA + Arm Cortex-A9) が用いられており、内部の Linux 上で EPICS

IOC が動作しており、EPICS Channel Access を通じて設定とモニターを行う。施設のタイミングシステムからのクロック 10MHz を 15 倍倍して、システムクロックとして使用する。

従来のシステムでは B-Clock で周波数を更新するシステムであったが、T-Clock での周波数の更新も選択できるようにしている。B-Clock モードでは、偏向電磁石の変化をサーチコイルで検出し、変化分に比例したパルス数にしたがって参照する周波数パターンのアドレスをインクリメントする。T-Clock モードでは、施設のタイミングシステムと同期したシステムクロックで周期的に参照する周波数パターンのアドレスをインクリメントする。周波数パターンから読み出された値を Phase Accumulator に設定することで周波数の更新を行う。

空洞電圧は同期検波して I/Q 信号に変換してから、電圧および位相のフィードバック制御を行う。5次までのハーモニクスに対応している。すべての高調波で電圧および位相のフィードバック制御を行うので、安定かつ精密な調整が行える。ビーム位置モニター (BPM) 信号処理系もシステムの一部として統合する。

一つの AMC は 8 つの ADC を備えており、システム全体は 3 つの AMC で構成される。一つは、空洞電圧と周波数の制御、一台の BPM の信号処理およびそれを使ったフィードバック制御を担う。6 台の BPM の信号処理に二つの AMC が使われる。

## 3. 空洞電圧フィードバック制御

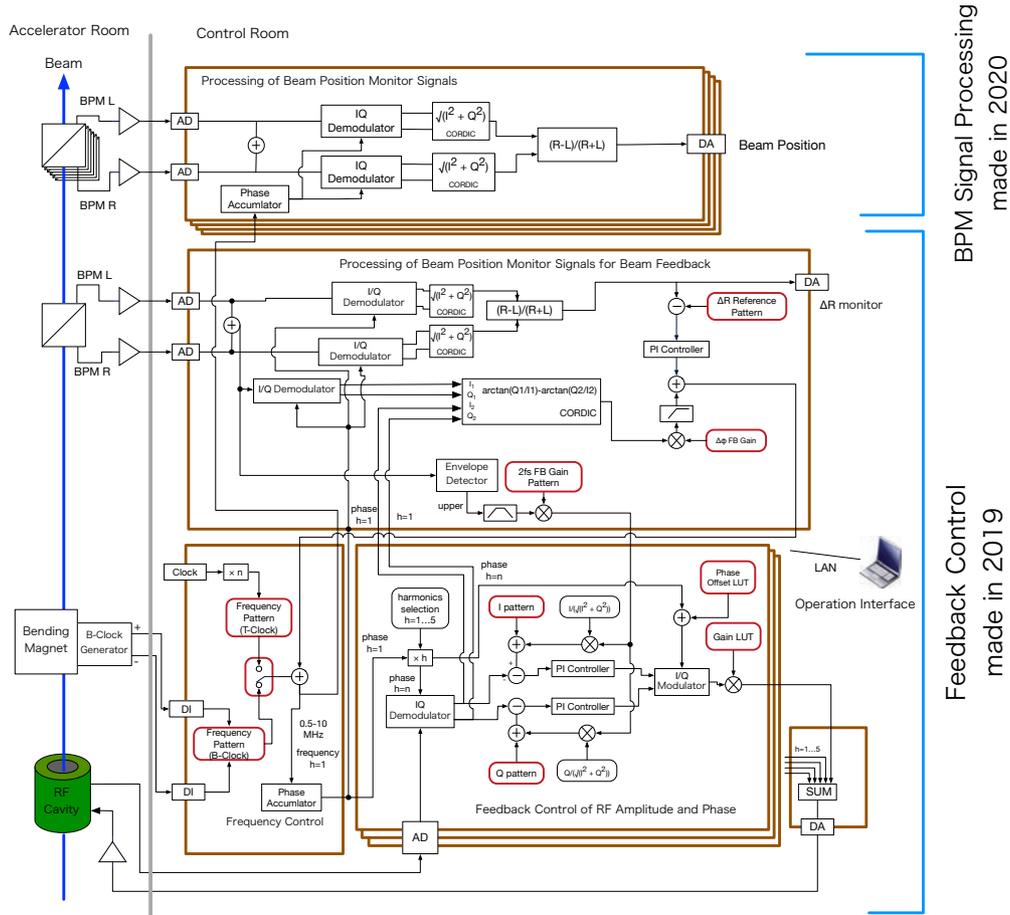
### 3.1 Gain/Phase Offset LUT

実際に空洞に発生させた電圧および位相を設定通りにフィードバック制御を行うためには、ケーブルおよび空洞、高周波アンプの周波数特性を補正する必要がある。そのために、周波数をアドレスにした LUT(Lookup Table) を用いて、制御系からの出力の振幅と位相を補正する。周波数 34bit のうち上位 16bit をアドレスとして用いる。

次の手順で LUT を生成する。

1. Gain Offset LUT を 0, Gain LUT を 1, FB OFF
2. 基本波 I/Q 振幅 (I,Q)=(5000,0)
3. 周波数 0.5MHz から 10MHz まで 300 点で I/Q 値を取得 (Fig. 2)

\* tkurita@werc.or.jp



BPM Signal Processing  
made in 2020

Feedback Control  
made in 2019

Figure 1: A schematics of New LLRF.

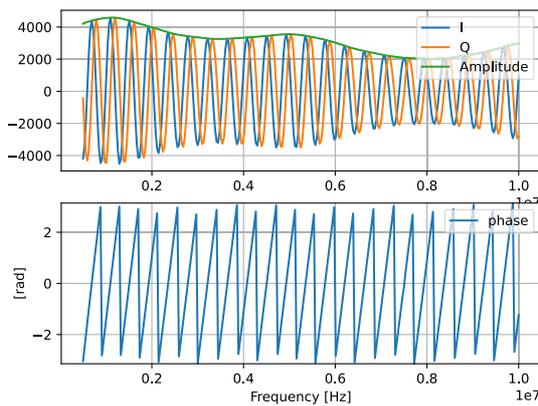


Figure 2: (Top) The measured I and Q and the interpolated ones and (bottom) the phase response calculated from the interpolated I and Q.

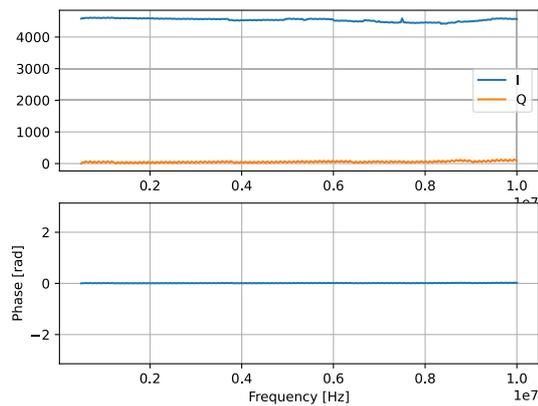


Figure 3: The measured I and Q after setting the gain/phase offset LUT. Amplitude and phase calculated from interpolated I and Q.

4. 測定した IQ 値を補間し、補間した IQ 値から振幅  $2\sqrt{I^2 + Q^2}$  と位相  $\arctan Q/I$  を算出
5. 振幅が設定値通り、位相が一定になるように LUT を生成

測定した I/Q 値および I/Q 値から算出した振幅と位相を Fig. 2 に示す。I/Q 値は振動するように変化し、これはシステムの伝達関数の位相が周波数に伴い変化していることを示している。もっばらケーブルによる遅延が原因と考えられる。振幅も周波数が高くなるとともに、減

衰していく。ケーブルや空洞などの周波数特性が表れていると考えられる。全域にわたって、位相が0になるように Phase Offset LUT を生成した。同様に、振幅が一定になるように Gain LUT を生成した。LUT を適用した後の I/Q 値の測定およびそれから計算される位相を Fig. 3 に示す。全域にわたって I/Q 値が一定になり、位相も0で一定になっていることがわかる。

### 3.2 Closed Loop Gain の測定

オフビームでの調整セットアップを Fig. 4 に示す。

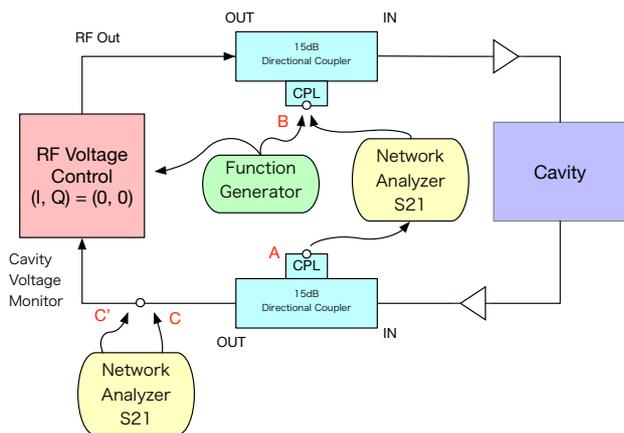


Figure 4: Commissioning setup.

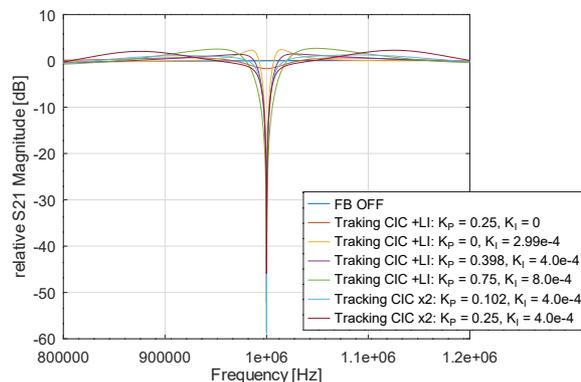
Closed Loop Gain の測定では、Fig. 4 の A-B 間に Network Analyzer を接続する。基本波の I/Q 振幅をデジタル値で  $(I, Q) = (0, 0)$  と設定し、フィードバック ON にして、ネットワークアナライザの S21 測定モードでフィードバック制御系に外乱を与え、その時の応答を測定した。周波数は 1MHz と 9MHz で測定した。設定した周波数で外乱を抑制できれば、フィードバックが動作していることになる。

フィードバック制御系には PI 制御を用いている。適切な P ゲインと I ゲインを探索した。また、IQ 復調器に用いられるローパスフィルタ (LPF) として 2 stage Tracking CIC [6] と Tracking CIC と Leaky Integrator (LI) の組み合わせを比較した。

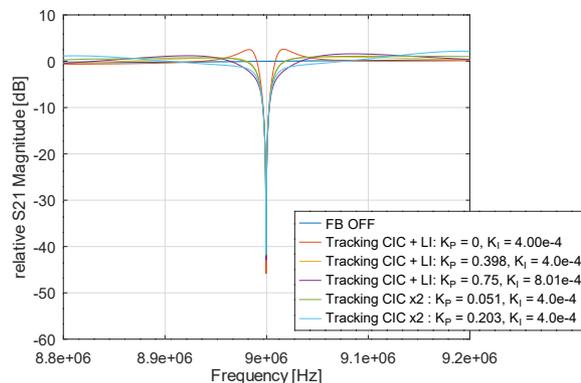
同期検波における LPF の役割は、選択した高調波以外の信号とノイズを除去することにある。Tracking CIC は、CIC フィルタのノッチを周回周波数に追従させるフィルタであり、効果的に選択以外のハーモニクス成分を除去できる。

測定結果を Fig. 5 に示す。設定した周波数に鋭い谷が発生し、フィードバック制御によって外乱が抑制されていることがわかる。谷が広く、その周りの盛り上がりが少ない PI ゲインとして、 $(K_P, K_I) = (0.398, 4e-4)$  を選択している。

2 stage Tracking CIC の場合、9MHz では谷の周辺の盛り上がりが大きくなり、P ゲインを上げられない。Tracking CIC が周波数とともに帯域が大きく変化していることが示唆される。周波数によらず一定した PI ゲインを用いるには、Tracking CIC と LI の組み合わせが良いと考えられる。



(a) at 1 MHz



(b) at 9 MHz

Figure 5: Normalized closed Loop gain with various PI gain setting at 9MHz.

### 3.3 Open Loop Gain の測定とシミュレーション

Closed loop gain の測定を計算と比較し、測定結果が妥当性を評価するために、システムのディレイを評価する必要がある。そのために、open loop gain の測定とシミュレーションを比較した。

Open loop 測定時には、Fig. 4 の C-C' 間に Network Analyzer を接続する。計算モデルを Fig. 6 に示す。測定結果を Fig. 7 に示す。

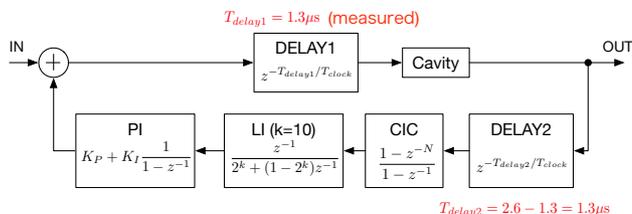


Figure 6: The feedback model

シミュレーションのパラメータ  $T_{delay1} + T_{delay2}$  を測定結果と合うように調整し、 $2.6 \mu s$  を得た。DELAY1 はもっぱらケーブルによるものである。そこで、 $T_{delay1}$  を実測し、 $1.3 \mu s$  であった。すると、デジタル回路の遅延である  $T_{delay2}$  は  $1.3 \mu s$  となる。デジタル回路の遅延

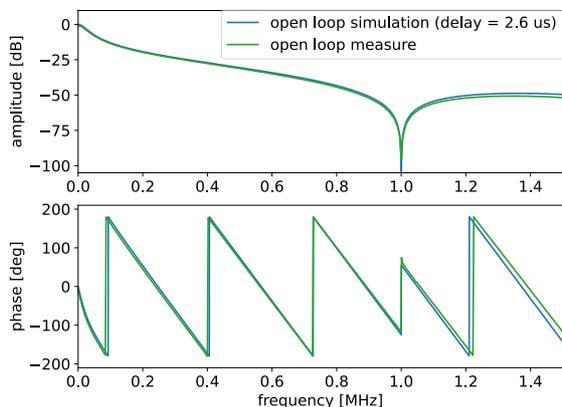


Figure 7: Comparison of measured and simulated open loop gain where  $T_{delay1} + T_{delay2} = 2.6 \mu s$ .

の主要部分は ADC および DAC 処理であり、826.7ns である。

### 3.4 Closed Loop Gain のシミュレーション

Figure 6 に closed loop gain の ベースバンドでのシミュレーションモデルを示す。シミュレーションと測定の比較を Fig. 8 に示す。よく一致しており、測定の妥当性が確認できた。

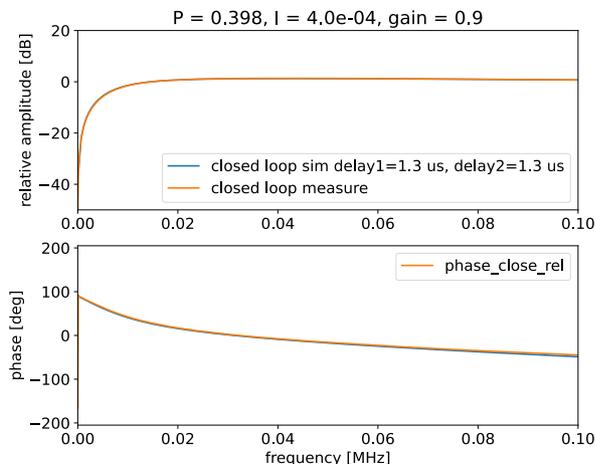


Figure 8: Comparison of measured and simulated closed loop gain.

### 3.5 ステップ応答

フィードバック動作の安定性を確認するために、ステップ応答を測定した。Figure 4 で、B 点にバーストモードで駆動させた Function Generator の信号を入力する。入力信号は LLRF システムの BPM 信号入力を利用してモニタする。

ステップ入力は、フィードバック制御系の外乱として働き、速やかに減衰させることができるのかが問題になる。

シミュレーションと測定の比較を Fig. 9 に示す。振動することなく、外乱を収束できていることがわかる。

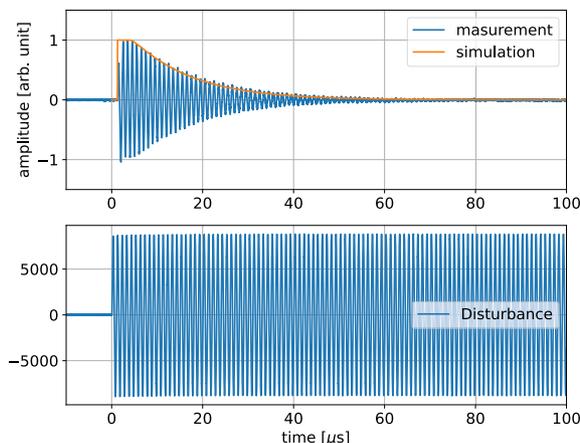


Figure 9: Comparison of measured and simulated step response where P gain = 0.398, I gain = 4e-4.

## 4. BPM 信号処理系

ビーム位置モニタとしては、ダイアゴナルカットの直方体電極が用いられている。R 電極と L 電極の信号を I/Q 検波によって振幅を求め、 $(R-L)/(R+L)$  よりビーム位置を得る。このため、AM/PM 変換回路のような入力信号レベルの依存性は発生しないはずである。

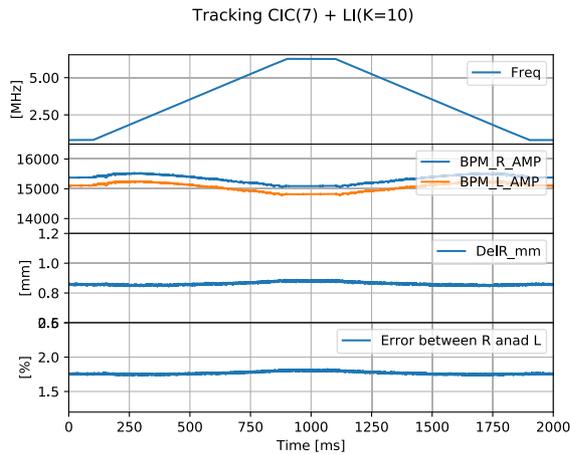
ビーム位置はを加速周波数でフィードバック制御する。また、ビーム位置信号と RF との位相差より位相振動を検出、フィードバック制御によって抑制する。

周波数を変化させた時の演算結果の安定性および IQ 復調器に用いる LPF を選択するために、RF 出力の周波数を分岐して R 側入力と L 側入力に入力し、振幅一定のまま周波数をスイープさせた。その時のビーム位置演算結果を Fig. 10 に示す。2 stage Tracking CIC フィルターを用いた時は、ビーム位置演算結果の変動が大きい。2 staget Tracking CIC フィルターは周回周波数およびその高調波以外の通過帯域が広いいため、ノイズの影響を受けやすいと考えられる。したがって、Tracking CIC+LI を LPF として選択する。

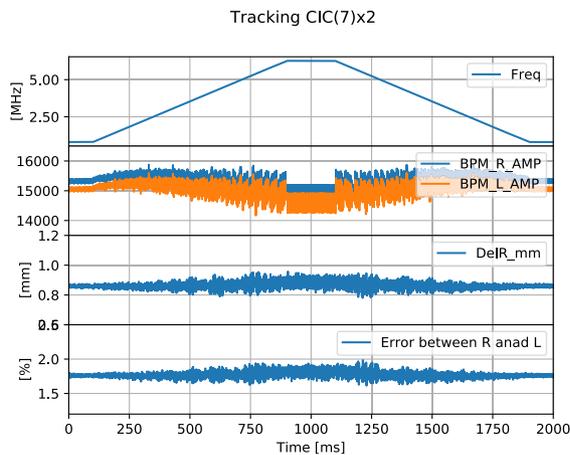
Tracking CIC + LI で位相振動を検出できるか確認するために、Fig.11 のモデルで、位相振動に対する周波数特性をシミュレーションした。シミュレーションの結果を Fig. 12 に示す。Tracking CIC +LI の場合、位相振動の周波数領域 (< 2 kHz) で減衰量は、十分に少なく位相振動の検出できる。

## 5. まとめ

FPGA を用いてデジタル化されたシンクロトロンの新高周波制御系を制作した。オフビームの調整で Gain/Phase Offset LUT の調整を行い、ケーブルおよび空洞、高周波アンプの周波数特性を補正することができた。Closed Loop Gain の測定を行い空洞電圧フィードバック制御系の動作を確認した。PI ゲインの探索および IQ 復



(a) Tracking CIC + LI



(b) 2 stage Tracking CIC

Figure 10: Normalized closed Loop gain with various PI gain setting at 9MHz.

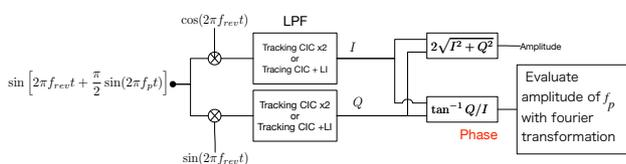


Figure 11: The simulation model of detection of phase oscillation.

調器に用いられるローパスフィルターとして、Tracking CIC+LI が好ましいことが分かった。

Closed Loop Gain およびステップ応答の測定結果とシミュレーション結果を比較し、良い一致が得られた。すなわち、測定結果は妥当であること、フィードバック制御系の安定動作を確認した。

現在、クロックが不安定になることがある不具合の対応のため Voltage Control Oscillator(VCO) を交換する予定である。その際に、クロック周波数を 150 MHz から 300 MHz に変更する予定である。

また、ビーム試験、オペレーションインタフェースの

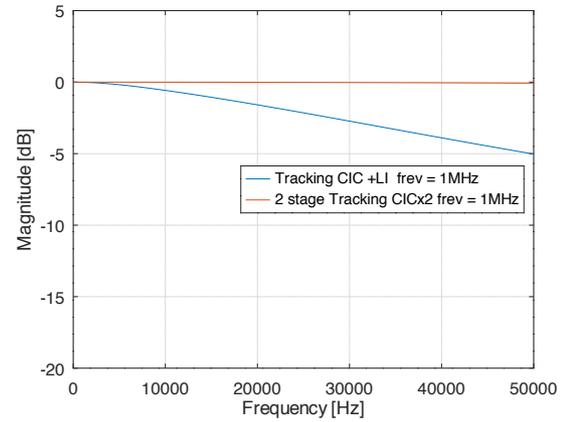


Figure 12: The simulated frequency response of phase oscillation.

開発を予定している。

### 謝辞

加速高周波制御系の開発にあたって、(株)三菱特機システムの方々にご尽力いただきました。誠にありがとうございました。

### 参考文献

- [1] T. Kurita *et al.*, “THE STATUS OF THE SYNCHROTRON OF THE WAKASA WAN ENERGY RESEARCH CENTER”, Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan”, Tsuruga, Japan, Aug. 2013, p. 288-291.; [http://www.pasj.jp/web\\_publish/pasj10/proceedings/PDF/SSFP/SSFP20.pdf](http://www.pasj.jp/web_publish/pasj10/proceedings/PDF/SSFP/SSFP20.pdf)
- [2] T. Kurita *et al.*, “CURRENT STATUS OF THE SYNCHROTRON OF THE WAKASA WAN ENERGY RESEARCH CENTER”, Proceedings of the 13th Annual Meeting of Particle Accelerator Society of Japan”, Chiba, Japan, Aug. 2016, p. 1332-1335.; [https://www.pasj.jp/web\\_publish/pasj2016/proceedings/PDF/FSP0/FSP006.pdf](https://www.pasj.jp/web_publish/pasj2016/proceedings/PDF/FSP0/FSP006.pdf)
- [3] T. Kurita *et al.*, “PRESENT STATUS OF THE SYNCHROTRON AT WERC”, Proceedings of the 17th Annual Meeting of Particle Accelerator Society of Japan”, Sep. 2020, p. 958-961.; [https://www.pasj.jp/web\\_publish/pasj2020/proceedings/PDF/FRSP/FRSP05.pdf](https://www.pasj.jp/web_publish/pasj2020/proceedings/PDF/FRSP/FRSP05.pdf)
- [4] F. Tamura *et al.*, “Development of Next-Generation LLRF Control System for J-PARC Rapid Cycling Synchrotron”, in IEEE Transactions on Nuclear Science, vol. 66, no. 7, pp. 1242-1248, July 2019; <https://ieeexplore.ieee.org/document/8642336>
- [5] M. Ryoshi *et al.*, “MTCA.4 RF SIGNAL PROCESSING SYSTEM”, Proceedings of the 13th Annual Meeting of Particle Accelerator Society of Japan, Chiba, Japan, Aug. 2016, pp. 340-344.; [https://www.pasj.jp/web\\_publish/pasj2016/proceedings/PDF/MOPO/MOP013.pdf](https://www.pasj.jp/web_publish/pasj2016/proceedings/PDF/MOPO/MOP013.pdf)
- [6] J. Molendijk, Proceedings of the 2017 Low Level RF Workshop, 0, 2017.