

DEVELOPMENT OF DIGITAL I/Q FEEDBACK CIRCUITS FOR 508MHz RF SYSTEM

Takeo Takashima, Takahiro Watanabe
Japan Synchrotron Radiation Research Institute (JASRI)
1-1-1, Kouto, Sayo-cho, Sayo-gun, Hyogo 679-5198 Japan

Abstract

We developed digital feedback circuits with digital I/Q Demodulator for the SPring-8 Storage ring and Booster synchrotron RF system.

508MHz デジタル I/Q フィードバック回路の開発

1. はじめに

現在、Spring-8 の蓄積リング高周波加速装置のローレベル RF 系では、クライストロン電源のリップルによるノイズを押さえるためのフィードバックループと加速空洞の加速電圧、位相を制御するためのフィードバックループを入れ子にした 2 重のフィードバック系になっていて、アナログ回路で構成されている。このフィードバック回路系は KEK のトリストアンで開発された物である。

我々は、このフィードバック回路系をデジタル化するための回路を開発した。RF 信号の検波方式にはデジタル回路で容易に実現できる I/Q 検波方式とした。

比較のため、2 つの AD コンバート方式を開発した。1 つは 508.58MHz の信号を 50MHz に変換後、200MHz でサンプリングするダウンコンバージョン方式、もう 1 つは、508.58MHz の信号を直接 $508.58 \times 4 / 11 \text{MHz}$ (約 184.94MHz) でサンプリングするサブサンプリング方式である。

また 508.58MHz の変調方式はアナログ I/Q 変調とした。

2. モジュール構成

回路は図 1 の様に NIM Module に実装されている。

2.1 ダウンコンバージョン方式

Down Converter 2 台、Local Oscillator、Digital、Analog I/Q Modulator の各 Module で構成される。

RF 信号は Down Converter で 50MHz に変換され Digital Module に入力される。

Down Converter、Local Oscillator のブロック図は図 2 を参照。

2.2 サブサンプリング方式

Attenuator 2 台、Sampling Clock Generator、Digital、Analog I/Q Modulator の各 Module で構成される。

RF 信号は Attenuator でレベルを調整後、Digital Module に入力される。

Attenuator、Sampling Clock Generator ブロック図は

図 3 を参照。

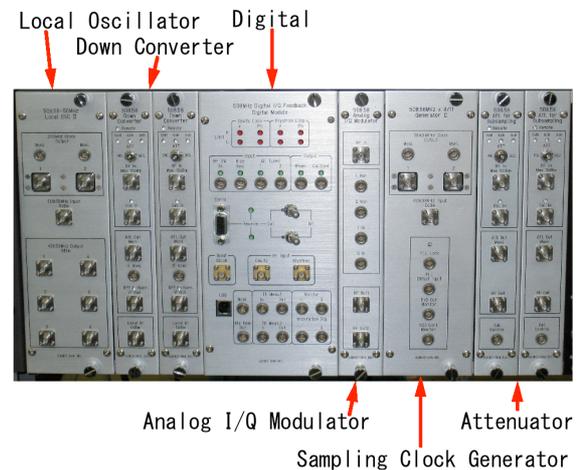


図 1 : Digital I/Q Feedback Module

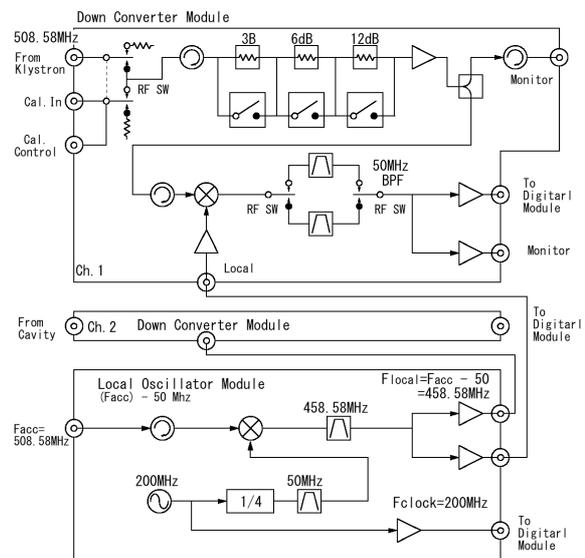


図 2 : Down Converter & Local Oscillator

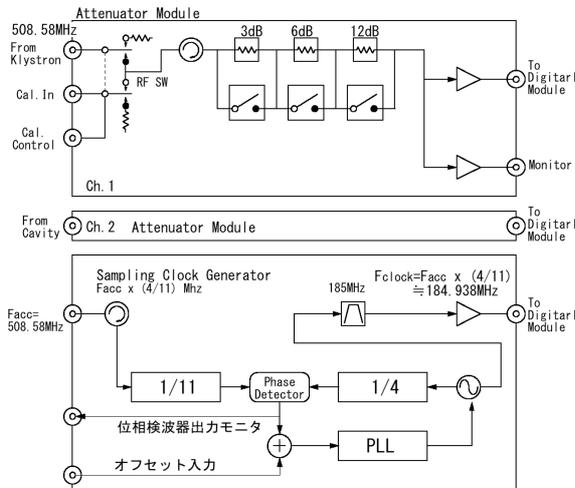


図 3 : Attenuator & Sampling Clock Generator

3. サンプリング方式

3.1 ダウンコンバージョン方式

この方式は、図 4 のコサイン波を 50MHz とすると、200MHz でサンプリングする事により、1/4 周期ごとに I(+),Q(+),I(-),Q(-)とサンプリングされる。

3.2 サブサンプリング方式

この方式は、図 4 のコサイン波を 508.58MHz とすると、508.58x4/11MHz

(約 184.94MHz) でサンプリングする事により、11/4 周期ごとに I(+),Q(-),I(-),Q(+))とサンプリングされる。

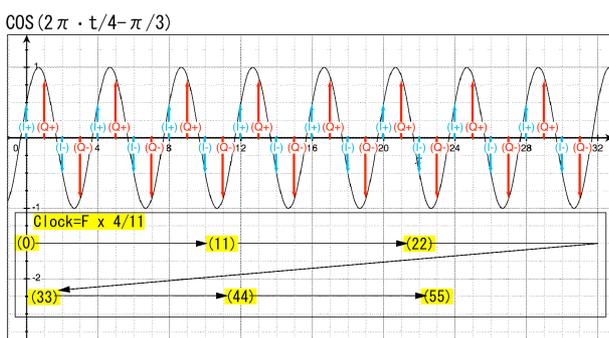


図 4 : サンプリング間隔

3.3 I/Q 分離

I(+),Q(+),I(-),Q(-)の信号を分離して、

$$I_{OUT} = I_{(+)} - I_{(-)} \quad (1)$$

$$Q_{OUT} = -(Q_{(+)} - Q_{(-)}) = Q_{(-)} - Q_{(+)} \quad (2)$$

の演算を行い I,Q を検出している。

(2)は、高周波信号を $\text{Cos}(\omega T + \theta)$ としたとき、

$$I_{OUT} = \text{COS}(\theta)$$

$$Q_{OUT} = \text{SIN}(\theta)$$

とするためである。

4. Digital Module の回路構成

図 10 がブロック図である。Digital Module はダウンコンバージョン方式とサブサンプリング方式を内部スイッチで切換えられる。

4.1 Klystron Feedback Loop

Klystron Feedback Loop は、12bit の ADC で AD の後 I/Q 分離を行い、8 点の平均を取りビット長を 14bit とし、I/Q から振幅/位相に変換し Feedback Loop を構成している。

出力は、電圧、位相信号を I/Q 信号に変換、DA 変換後、Analog I/Q Modulator を制御する。

RF ON 時はこの Loop のみ動作していて、Cavity の初期同調動作ができる最小の高周波電力を Klystron から出力する。

また、このループはクライストロン電源のリップルによるノイズを押さえるためと Cavity Feedback Loop と干渉しないようにするため、数 kHz の周波数応答となっている。

4.2 Cavity Feedback Loop

Cavity Feedback Loop は Klystron Loop と同じような回路構成となっているが、この Loop の出力先は Klystron Loop のリファレンス信号となっている。

この Loop は Cavity の同調完了信号により動作を開始し、設定された加速電圧になるように高周波電力を Cavity に出力する。

このループはシンクロトロン振動と干渉しないようにするため、数 10Hz の周波数応答となっている。

4.3 モニタ入出力

モニタ入出力の機能をつけ、各ブロックの動作の確認と、時間応答、周波数応答を観察できる様にした。

5. Digital Module の検波特性

5.1 位相特性

図 5、図 6 は、Digital Module の各入力に約 3dBm の信号を入力し、位相を変化させて I,Q 出力を測定して、電圧と位相に変換し、誤差を算出した。

5.2 振幅特性

図 4-2、図 4-5 は、入力レベルと位相を変化させて I,Q 出力を測定し、誤差を算出した。横軸は相対値であり、90° 以外は入力約 3dBm で位相 0° の測定値を基準としている。90° は入力レベルが約 3dBm で I 出力 0mV の点を基準としている。

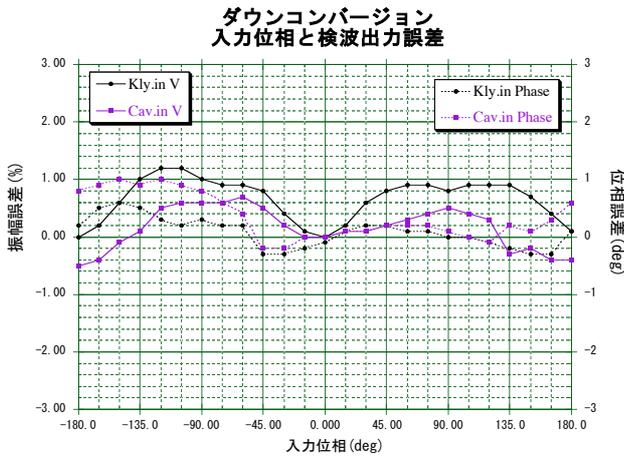


図 5 : ダウンコンバージョン位相特性

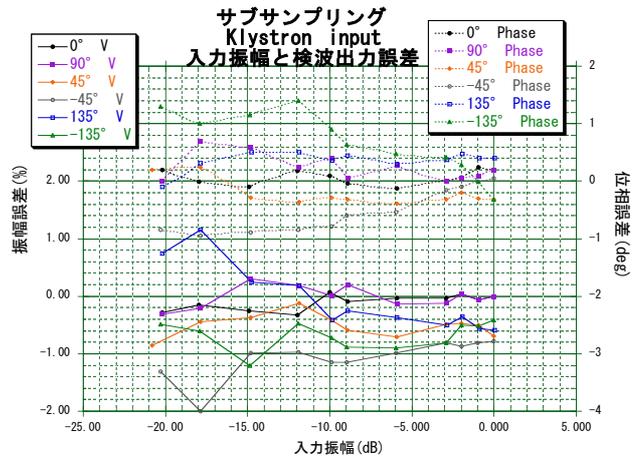


図 8 : サブサンプリング振幅特性

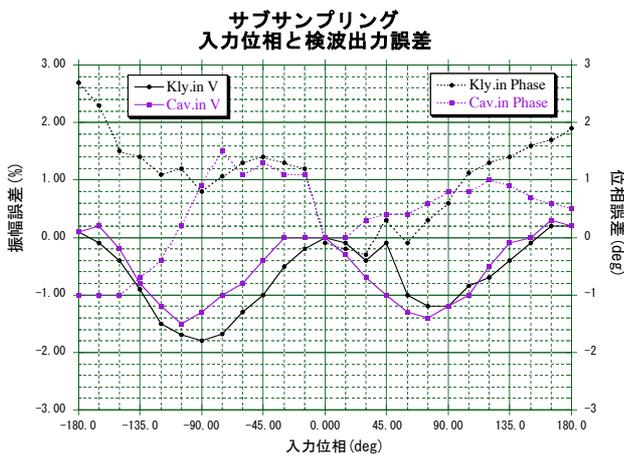


図 6 : サブサンプリング位相特性

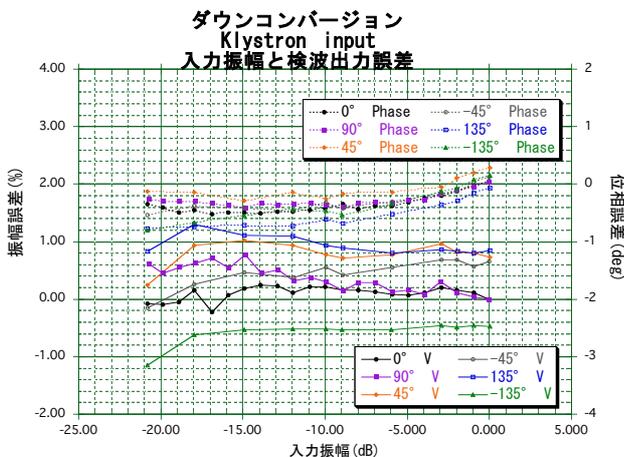


図 7 : ダウンコンバージョン振幅特性

6. Analog I/Q Modulator の特性

図 4-7 は、1つは Analog I/Q Modulator の I と Q に同じ制御電圧を入力し、電圧を変化させて出力の RF 信号の電圧と位相を Vector Volt meter で測定した物である。

他は、I,Q の制御電圧を、 $(-450\text{mV}, 0\text{mV})=180^\circ$ 、 $(0, 450)=90^\circ$ 、 $(450, 0)=0^\circ$ 、 $(0, -450)=-90^\circ$ と変化させて測定した物である。

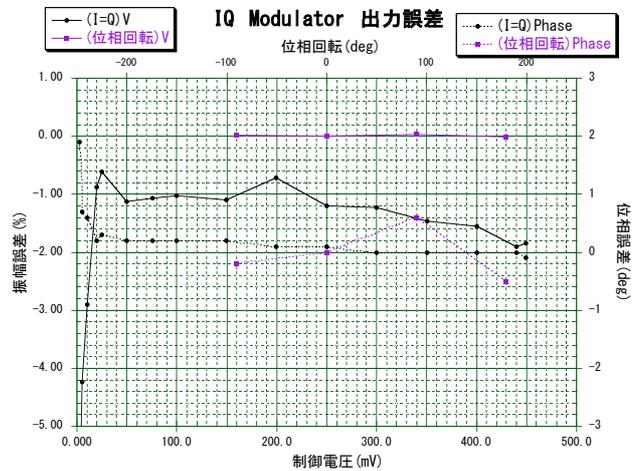


図 9 : Analog I/Q Modulator 特性

7. まとめ

Digital I/Q 検波方式の Feedback 回路を開発した。まだ調整が完全でなく、不安定な部分があるが、ダウンコンバージョン方式の Klystron 入力は比較的良好な性能が出ている。サブサンプリング方式は Sampling Clock generator の PLL ロックが良くないようでドリフト、ジッタが多い。対策を行い性能を上げて行きたい。

参考文献

95-6857, July, 1995

[1] C.Ziomek, et al., "Digital I/Q Demodulator", SLAC-PUB-

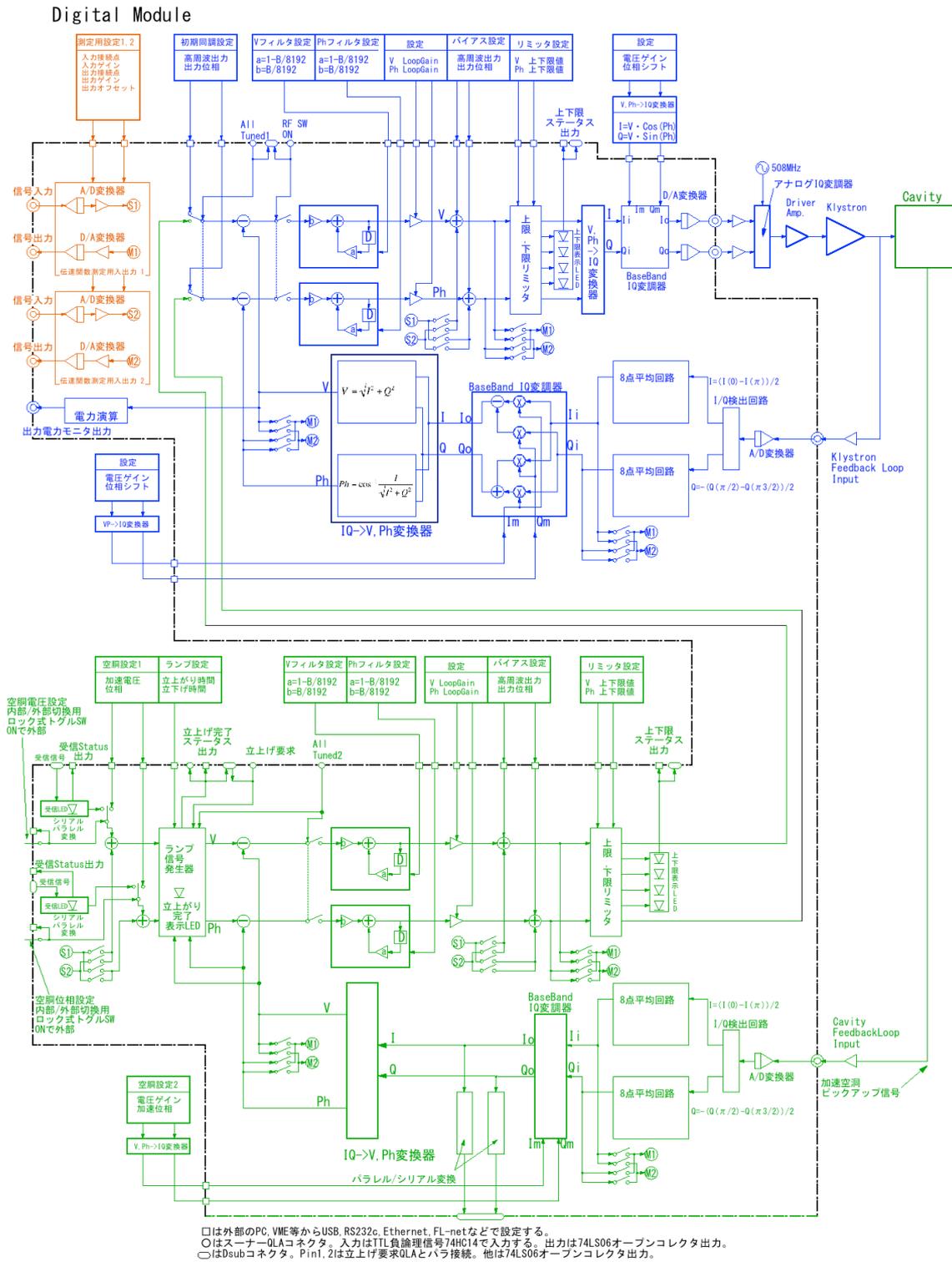


図 10 : Digital Module