

Y. Hosono, K. Kobayashi* and K. Yoshida*

Department of Nuclear Engineering, Faculty of Engineering, University of Tokyo

* Institute for Nuclear Study, University of Tokyo

ABSTRACT

A pulse generator which is composed of V-MOS FET transistors and a current transformer has been developed for providing grid voltage, 2 KV at maximum, of the electron gun. Similarly composed circuit is successfully used as a thyatron driver.

§1. はじめに

技術 ES Linac の電圧銃用グリッドパルサーはサイリスタとPFNを組み合わせた回路が用いられてきた。この理由は高圧パルスを容易に発生することによる。かつ、低インピーダンスの負荷も十分にドライブできるからである。

又、電圧銃グリッドパルサー、サイリスタを駆動とする高圧パルサーをトリガーするサイリスタドライバも同様な理由で真空管回路が用いられてきた。

一般に、これらの方法は高圧パルスを発生させる場合よく用いられているが、性能の安定性・保守の容易性・大きさ と言う点で問題あり。以前より半導体化をきないかと考えられてきた。これらの問題を解決するため、数年前に開発され最近入手可能となった高耐圧V-MOSFETによって、これらのパルサーを半導体化することを試みた。

本報告は半導体によるグリッドパルサー、サイリスタドライバの基本的特性とES Linac を用いて行った実験結果について述べている。

§2. グリッドパルサー

従来のグリッドパルサーの仕様を表1に示し、製作したパルサーの回路図およびその特性を図1、表2に示す。

回路はトリガーが入力されるとコンジョットによってパルス幅が決定され、カレントスイッチによって波形整形の後、V-MOSFETのゲートに入力されるようになっている。FET出力はパルストランス(1:7)

入力電圧	10V(50Ω負荷)
入力パルス幅	2~3μs
最大出力電圧	2KV
立ち上がり時間	0.1μs
繰返し周波数	21.5Hz

表 1

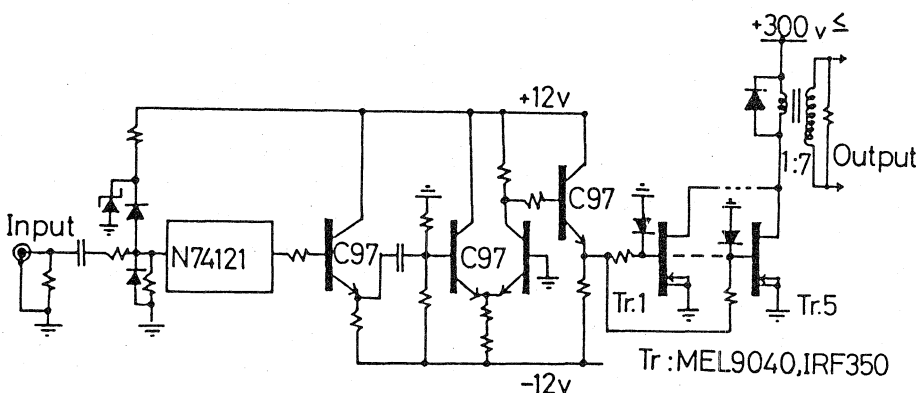


図1. グリッドパルサー回路図

入力電圧	4V ≥ (50Ω負荷)
入力パルス幅	100ns ≥
最大出力電圧	2KV(200Ω)
立ち上がり時間	2μs
繰返し周波数	21.5Hz

表 2

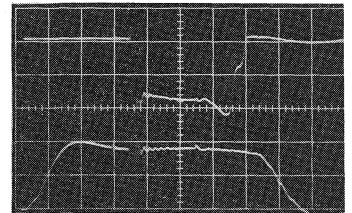
(注). 製作したグリッドパルサーの出力パルス幅は可変。

よって昇圧され電子銃グリッド・カソード間に印加される。なお、図4ではグリッド・カソード間のバイアス回路およびバイアス等省略してある。

FETが5段並列となっている。これは1次側に大電流を流すため、設計では2次側負荷200Ωをドライブするため約70Aの電流を流せるようになっている。

この場合のプルストロンスは1次側インダクタンス $L_p = 527 \mu\text{H}$, リークインダクタンス $L_r = 3.54 \mu\text{H}$, 線容量 273 pF , 耐圧 3 kV , ET積 $= 2000 \text{ V} \cdot \mu\text{s}$ とした。又、全回路の大きさは高圧電源を除けばNIMの2スパンに入る大きさである。

従来の方と今回製作した方式を比較すると、半導体によるパルサーはTTLレベルで十分に駆動でき、出力パルス幅も可変と云う特徴を持っている。反面、実用上問題とならないか直上なり時間が遅いと云う欠点をもっている。



上側波形；出力ビーム、50mA/div
下側波形；パルサー出力波形、1kV/div、2μs/div

図2. パルサー出力およびビーム波形。

この欠点は50Ω (2次側負荷) をドライブできないため、約30mの屈折管-クラインカ容量性負荷となることによって生じるものである。又、出力インピーダンスの問題で200Ω以下の抵抗を駆動することなど不可能である。ビーム負荷を感じないので問題とならない。

実験結果を図2に示す。上側波形はアノード出口に設置されているモニター(スリット)のビーム波形で、下側はグリッドパルサー出力波形である。この時の加速電圧は90kVであった。

図からも明らかのように、半導体によるグリッドパルサーは従来の方法と同様にビームを加速できると云える。

3. サイクロトロンドライバー

従来のサイクロトロンドライバーの仕様を表3に示し、製作した回路図およびその特性を図3、表4に示す。基本的回路構成はグリッドパルサーと同様なので説明を省略する。この回路は入力パルスの直上なり時間が変化(数ns~数μs)しても出力パルスの直上なり時間が一定で、約60nsであるという特徴をもっている。

いる。

ただし、この値は数10mのケーブルを接続した場合は少し悪くなる。

又、ジッターは約

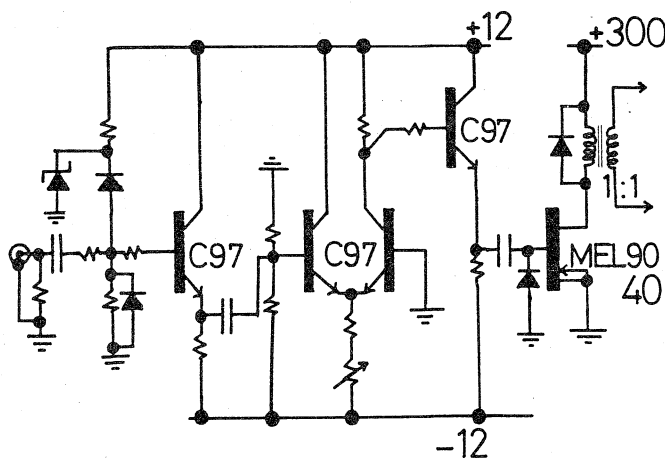


図3. サイクロトロンドライバー回路

入力電圧	10V(50Ω負荷)
入力パルス幅	2~3μs
出力電圧	200V(50Ω)
直上なり時間	数ns
平坦性	なし

表3.

入力電圧	5V(50Ω負荷)
入力パルス幅	2~3μs
出力電圧	300V(50Ω)
直上なり時間	60ns
平坦性	良好

表4.

400psであった。

表3と表4を比較して明らかになる様に、半導体回路の方が特性が優れていると云える。なお、この場合は出力電圧が低く、パワーを必要としないのでFETは1段で十分であった。

無負荷の場合の出力波形を図4.(a)に示し、(b)にクライストロンを駆動するサイクロトロン出力波形を示す。(なお、図4は2μs/divである。)

§4. 考察

グリッドパルサー・サイクロトロンドライバーとも半導体化することによって小型化が可能となった。特にドライバーはNIMの2スパンに4チャンネル入る大きさで、従来のドライバーに比して格段に小型化され取り扱いが容易になった。

製作したグリッドパルサーは立上り時間が遅いと云う欠点がある事を§2で述べたが、ここではこの欠点をなくす回路方式について考えてみる。

立上り時間が悪くなる原因はパルサーのパワー不足によって、パルストランス2次側に50Ω負荷をつけることのできないからである。そこで50Ω負荷をドライブする事を考えてみると、1次側での等価インピーダンスは1.02Ωとなり、1次側電流は約280A(2次側出力2kV)流れることになる。この場合の立上り時間は100ns前後と考えられ、かつ、平坦性も十分にあると思われる。したがって、現在のパルス幅よりせまくすることが可能となる。なお、製作した回路は3μs程度なら280Aぐらい流すことのできる。

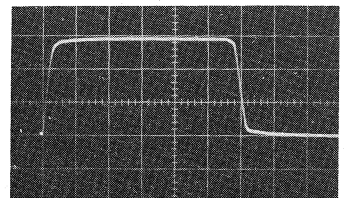
次にFETの数を考えてみると、用いる素子にもよるが、1ヶ当たり20Aの電流を流すことは難しくないので、14ヶ並列にすれば良いと云える。

以上の事より、50Ω負荷で2kVのパルスを発生させることは可能であると思われる。

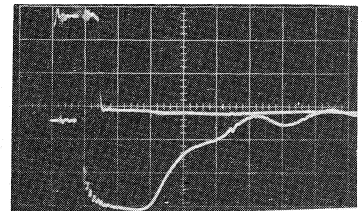
§5. 結語

グリッドパルサー・サイクロトロンドライバーをV-MOSFETで構成する回路方式について述べた。実験結果からも明らかのように、製作したパルサー・ドライバーは従来の方法と同程度なもしくはそれ以上の結果を得た。

本方式は従来の方法に比して、性能の安定化、保守の容易化、安価軽量と云う特徴をもっており、今後、役立つものと考えられる。



100V/div. 0.5μs/div.
(a)



上側波形;サイクロトロンドライバーの波形. 100V/div
下側波形;パルサー出力10kV/div
図4. ドライバー・パルサー出力波形