

A CIRCUIT FOR KLYSTRON MODULATOR IN HIGH REPETITION RATE OPERATION

Kiyoshi Takami

Research Reactor Institute, Kyoto University

The 46 MeV electron linac has been installed at the Research Reactor Institute, Kyoto University (KURRI), and the machine makes use of the ITT KU-275C thyratron for the Thomson CSF TV2022B klystron modulator. We report a new trial with the klystron modulator circuit combining EOLC circuit with inverse diode circuit, to achieve stable operation of KURRI linac with high repetition rate (3.6 μ sec, 420pps). In order to understand whether the circuit we presently designed is useful for the modulator operation, simulating calculations have been performed and the circuit behavior has been analyzed.

クライストロン・モデュレータの高繰返し化

1. はじめに

京大炉ライナックでは、当初より使用してきたリットン3661クライストロン（米国）の価格が高騰したことから我々の使用する2本のクライストロンの内、No.2を1982年に、No.1を1987年に仏国トムソンCSF TV2022Bに変更した。これに併せてモデュレータを改造・更新したが、目標としたパルス繰返し運転ができなかったことからその後、繰返しを上げることを目指し、種々検討・手直しを行ってきた。^{1, 2)}

今回の作業はサイラトロン OFF時の損失を減らすことで主パルス後のサイラトロン再導通の安定化と、より安定な高繰返し運転を目標にしている。この作業によってサイラトロンはKU-275Cで3.6 μ 秒巾で420pps、7.2 μ 秒巾で180ppsの運転が可能になり、最大平均ビーム電流が $\sim 300\mu$ Aになると期待している。モデュレータの設計値を表1に、主な部品を表2に示す。回路や使用部品について報告する。

2. サイラトロンについて

モデュレータのパルス繰返しを上げていくとサイラトロンは不安定になったり、連続放電を起こす。これはサイラトロンの損失増加による限界と考えられる。サイラトロンのスイッチング損失は、①OFFから完全なONになるまでの損失 ②ON時の損失 ③ONから完全なOFFになるまでの損失、に分けられる。①は di/dt を下げることで小さくでき、②は電流値を変えない限り変わらない。③は回路によって変わるもので、今回はこの点について検討した。

サイラトロンはクライストロン・モデュレータで作動させると、メーカーの出荷前テス

表 1. モデュレータの設計値

Design parameters of klystron modulators	
load	klystron TV2022B (THOMSON CSF) 1,300MHz, 20MM, 60KWRF
peak power output (max)	48 MW
average power output (max)	90 kW
output voltage	160~240 kV
output current	110~200 A
load impedance	1,200~1,450 Ω
pulse repetition rates	long ----- 240 pps short ----- 480 pps
pulse length (FWHM)	long ----- $\sim 7.2\ \mu$ sec short ----- $\sim 3.6\ \mu$ sec
PFN charging voltage	22~35 kV

トよりも低レベルで不安定になる。この理由は、メーカーが抵抗負荷によるテストであり、モジュレータはパルストランスを含む一方向性負荷という違いにあると考える。また、メーカー側は KU-275Cの回復時間を $\sim 40 \mu\text{sec}$ というが、我々の経験ではリザーバ電圧や出力にも依るが $10 \sim 20 \mu\text{sec}$ と思える。これも負荷の違いから生じると考える。

負荷で変わるのは先の①と③であり、①はサイラトロン上部のインダクタンス追加等で小さくできるが、③は回路の選択で異なる。クライストロン・モジュレータのようなインダクタンスや容量を含む回路では、OFF時に蓄えられているエネルギーがサイラトロンに加わらないようにすること、即ち、電圧を小さくすることが、高繰返しに有効と考える。この対策については後述する。

サイラトロンの冷却も高繰返しに重要である。KU-275Cのデータ・シートによれば、 $2.2\text{m}^3/\text{min}$ となっているが、高繰返しには不十分と思える。KU-275Cは最近の F-241, 243に比べ放熱フィンの冷却効果が悪いので、強力なブロー ($> 10\text{m}^3/\text{min}$) に変更した。

3. End Of Line Clipper (以下 EOLC)回路について

EOLC回路は、負荷ショート時のエネルギー吸収効果よりも定常時、主パルス後縁に PFN で発生する負パルスを吸収する効果を評価して導入している。EOLC回路はSLAC⁽³⁾ 等で採用されているが、国内ではあまり使われていない。この理由に適当なバリスタ(thyrite)が入手できないことがある。これがないとサイラトロンを OFFさせる負電圧を短時間に放電してしまう。そこで京大炉では阪大産研 35MeVライナックを参考にツェナダイオードとコンデンサを使ったバイアス回路でバリスタの代わりをさせている。

バイアス電圧は、パルストランスに残った励磁電流の再利用を考えて $\sim 3 \text{ kV}$ にしたが、サイラトロンの安定のために小さくしている。並列のコンデンサでバイパスされ、ツェナダイオードにパルス電流は流れないが、繰返しを上げると平均電流が大きくなる。製作中の $\sim 1.2\text{kV}$ ツェナダイオード・スタックは、 $\sim 1\text{kW}$ の発熱設計にした。

EOLCダイオードにアバランシェ・ダイオード東芝25FXF25を使ったが、蓄積キャリアの効果でパルスの吸収が不十分であった。これをファーストリカバリィの UNITRODE UDF5に変更した。ダイオードによる波形の違いを写真 1に示す。この効果で、主パルス後にサイラトロンに加わる二つ目の負パルスの振幅が半減した。これにはEOLC回路のストレーインダクタンスを小さくした効果も入っている。この値を小さくすることも大切である。

しかし、主パルス直後、サイラトロンに加わる最初の負パルスは、パルストランスの漏れインダクタンスや PFN初段コイルに絡むもので、EOLC回路では吸収できない。そこで下

表 2. 主な使用部品

MAIN PARTS LIST	
pulse transformer	PT-240-5 (Pearson) turn ratio 1:14
current monitor	1010 (Pearson) 0.1V/A
voltage monitor	VD305A (Pearson) 5000:1
PFN parallels	2
section numbers	long : 16 short : 8
capacitors	0.0194 μF , 40kV
coils	$\sim 2.6 \mu\text{H}$
thyatron	KU-275C (ITT)
EOL clipper diode	UDF-5(UNITRODE) $\times 12\text{S}$
resistors	1 Ω (disk, TKK) $\times 5\text{S}$
bias capacitors	2 $\mu\text{F} \times 10\text{P}$, 4kV
bias zener diodes	1S269(TOSHIBA) $\times 100\text{S}$
current monitor	110 (Pearson) 0.1V/A
reverse diode	UDF-5(UNITRODE) $\times 12\text{S}$
resistors	24 $\Omega \times 4\text{P}$
bias capacitors	2 $\mu\text{F} \times 10\text{P}$, 4kV
bias zener diodes	RD29D(NEC) $\times 42\text{S}$
current monitor	110 (Pearson) 0.1V/A
charging choke	1.25H, 7.3A
damping CR	7000pF, 15k Ω
diode	25FXF25(TOSHIBA) + .033 $\mu\text{F} \times 24\text{S}$
despiker	2mH, 7A & 15k Ω

記のリバースダイオードと併用することにした。

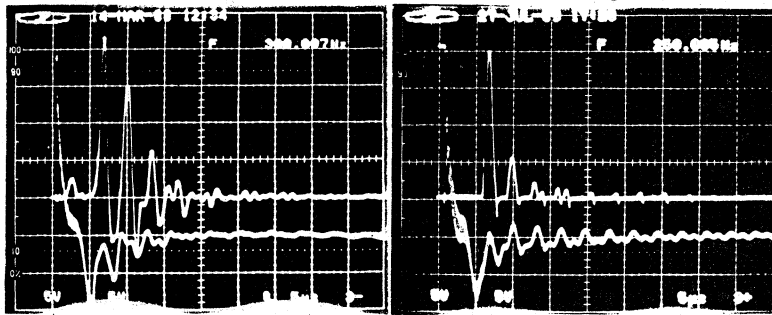


写真 1. EOLC回路のダイオードによる波形の相違

左写真：25FXF25(東芝)
 右写真：UDF5(UNITRODE)
 上：EOLC電流(100A/div)
 下：サイラトロン電圧
 (~6kV/div)
 時間軸：5 μ sec/div

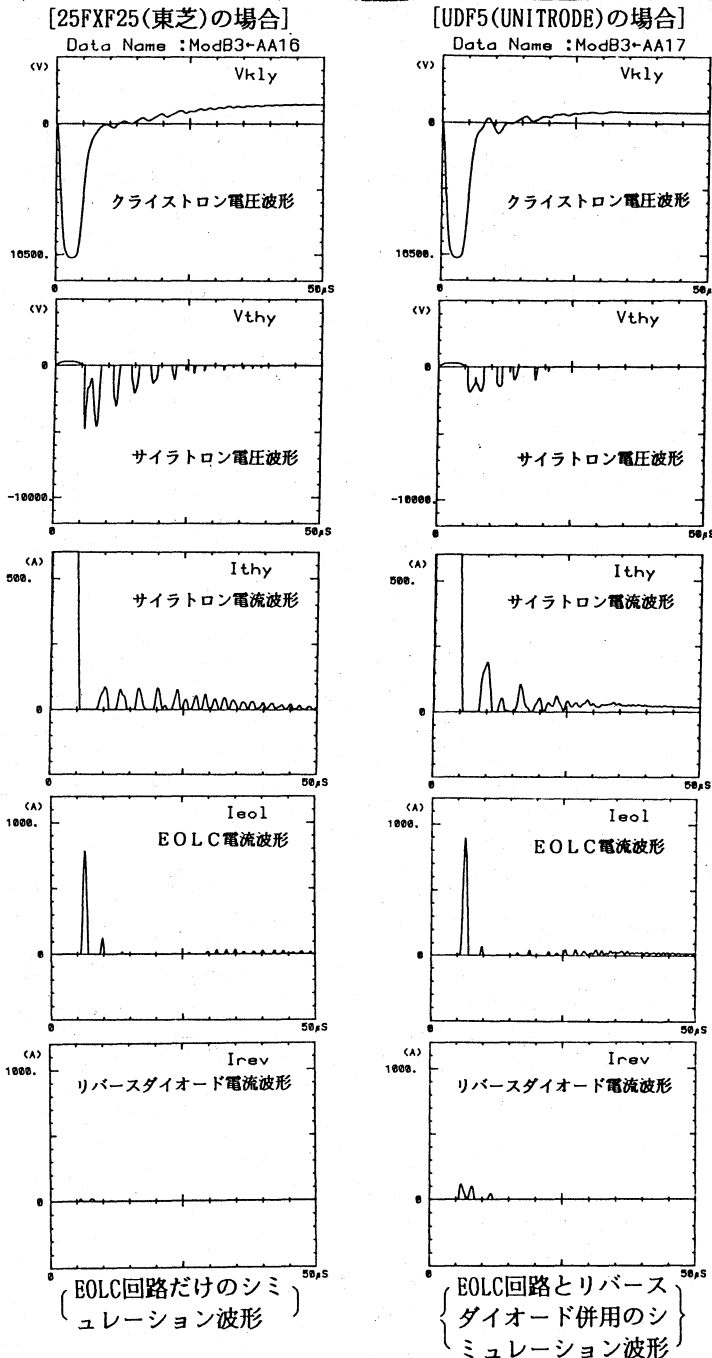


図 1. リバースダイオード追加前後のシミュレーション波形の変化

4. リバースダイオード回路について

リバース(或いは、インバース)ダイオード回路はサイラトロンと並列に入れる。通常、直列抵抗は PFN特性インピーダンス (Z_{PFN}) の 4~40倍を使う⁽⁴⁾。この回路の目的は PFNに過大な負電圧が充電された時の放電とされているが、京大炉ライナックにはEOLC回路があり、この役目は不要である。しかし、リバースダイオードは、サイラトロンに加わる負電圧をバイパスして電圧を抑える効果がある。

この目的には小さい直列抵抗が望ましい。しかし、低抵抗ではEOLCと同様にサイラトロンを OFFさせるための負電圧も短時間に放電してしまうので、EOLCと同じバイアス回路が必要である。パルス繰返し率が一定であれば、文献(4)P16第10図が使用できる。リバースダイオード回路追加前後の波形をシミュレーションしたものを図 1に示すが、サイラトロンに加わる負パルスがかなり小さくなっている。

5. PFNインピーダンス・マッチングについて

負荷が純粋な抵抗では、ネガティブ・ミスマッチ ($Z_{PFN} > R_L$) にして PFN に負電圧を残し、サイラトロンを OFF させる必要がある。しかし、クライストロン・モジュレータでは、PFN に正電圧が残ってもパルストランスの励磁電流が主パルス後、PFN とサイラトロンを通り流れること (転流) で PFN の電圧を負に反転する。

このために、 Z_{PFN} が負荷インピーダンスに近ければ、どちらでも動作する。但し、パルストランスにクリッパ・ダイオードを入れるとポジティブ・ミスマッチで安定な動作はしない。京大炉ライナックはポジティブ・ミスマッチで使用している。

6. シミュレーションについて

回路の理解と設計にパソコンによるシミュレーションを行った。プログラムは手作りで、部品としては直流電源からクライストロンまで、時間的にはサイラトロンの点弧から PFN が再充電されるまでをシミュレーションできる。^{1, 2)}

従来のプログラムにリバースダイオードだけでなく、パルストランスのクリッパダイオードや Begin Of Line Clipper (EOLC と逆の場所、PFN の始めに入れるもの) も含めた回路をシミュレーションできるようにした。シミュレーションする前は、リバースダイオードよりも BOLC 回路に期待していたが、シミュレーションによってサイラトロンに加わる負電圧を小さくする効果が不十分なことが判った。

SLAC⁽³⁾ の EOLC 回路は、回路図からは BOLC と思えるが、負電圧を小さくするには EOLC の方が有効と考える。

7. おわりに

より大型のサイラトロンを使えば片づく問題を KU-275C に固執して、かなりの時間を割いて検討してきた。御陰でクライストロン・モジュレータの理解を深めることができた。

新たにサイラトロンを購入する時には、冷却方法の変更が必要になるが、F-241 に変更する予定である。F-241 は SLAC の SLC 用に開発⁽³⁾ されたもので、これを導入すれば、設計値 (目標値) のパルス繰返し運転が期待される。

最後に、改造に際して原研、高エネ研、電総研、阪大産研の各加速器を参考にさせて戴いた。ITT 社の技術者 H. C. Grunwald 氏及び、極東貿易^(株) の畑中氏には、サイラトロンについて有益な教示を戴いた。No. 1 モジュレータの改修等ではニチコン^(株) の遠山氏に色々お世話になった。多くの部品は当所の機械工場にて製作して戴いた。改造や手直し作業等の多くはライナック・スタッフの木村康洋、山本修二、小塚敏彦、小林捷平各氏の協力を受けた。これらの方々に対し、ここに深く感謝致します。

参考文献

- (1) 高見清他: 第 8 回リニアック研究会報文集, 29 (1983)
- (2) 高見清他: 高エネ研、大出力高周波源研究会報告集, 87 (1987)
- (3) A. R. Donaldson et al.: "THE SECOND GENERATION SLAC MODULATOR"
IEEE 17th POWER MODULATOR SYMPOSIUM, 230 (1986)
- (4) EEV 社編、コーンズ社訳: E. E. V. サイラトロン テクニカル リプリント II