

# A FEASIBILITY STUDY OF PLC IN THE PF LINAC CONTROL

Shirakawa A., Abe I. and Nakahara K.

National Laboratory for High Energy Physics (KEK)  
1-1 Oho, Tsukuba, Ibaraki 305, Japan

## ABSTRACT

A new control system of magnet power supplies and of the vacuum system is under designing. Since PLC (Programmable Logic Controller) may meet our requirements, we set up a test bench and are making a feasibility study. Sufficient results are acquired concerning stability and processing speed.

## シーケンサによるデバイスコントローラの諸特性

### 1. はじめに

PF 2.5-GeV 電子線形加速器の電磁石電源や真空系機器に対しては、従来、シングルボードコンピュータをデバイスコントローラとしてその制御を行ってきた。<sup>[1]</sup> システム使用開始以降十数年を経過して、保守部品入手が不可能になる等の理由から更新時期を迎え、また進行中のKEKBプロジェクトに向けて、新たなシステムを設計する必要性が生じてきた。新デバイスコントローラの候補の一つとして、工業用プログラマブルコントローラ（以下 PLC とする）によるシステムを考え、実機による性能評価を進めてきた。その評価結果を報告する。

### 2. システム構成

デバイスコントローラの役割は、加速器制御系上位層からのコマンドを受けて、電磁石電源や真空系機器を制御することであり、その位置付けを図1に示す。PLCの構成要素は、表1のようになる。PLCを使用する利点として、比較的安価、占有空間が小さい、良好な保守性、等を挙げることができる。

表1 PLC制御システムのモジュール構成

モジュール名	用途
イーサネットモジュール	制御系上位側と通信
デジタル出力モジュール	ON・OFF・リセット
デジタル入力モジュール	各種ステータス読込
アナログ出力 (DAC)	出力電流値設定
アナログ入力 (ADC)	電圧値・電流値読込
CPUモジュール	シーケンスプログラム実行

### 3. システムに要求される仕様

基本は「在来システムと同等以上」だが、特に

- ・アナログ出力安定度が、 $2 \times 10^{-4} / \text{hr}$  以上
- ・十分に実用的な速さで通信が可能なこと（1回の通信時間 50ms 以下）
- ・ノイズ環境下で安定に動作すること
- ・保守性に優れていること
- ・ネットワークへの接続性

といった点が重要である。こうした観点で候補製品を選定した。尚、今回の評価対象PLCは1種類のみであり、メーカー間比較は現在進行中である。

### 4. 評価結果 (1) - 温度安定度

DAC モジュールは、その出力安定度がビーム輸送に大きく影響する。特に温度に関する安定度を見るために、恒温槽に入れて、出力安定度を測った（図2）。温度は熱電対で監視し、20℃から40℃までステップ状に変化させた。測定は、DACの設定値を一定にし、その出力電圧と標準電圧電源

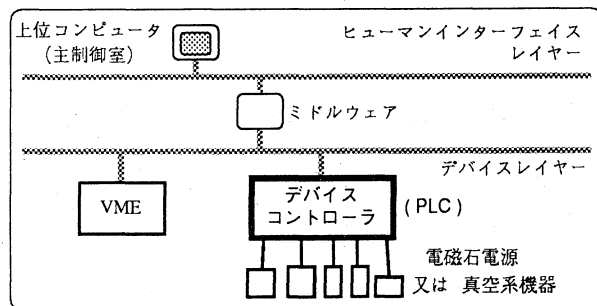


図1 デバイスコントローラと  
ヒューマンインターフェイスレイヤー

の出力との差をゼロメソッドでとり、ペンレコーダで記録した。

ADCについても同様に温度安定度を測定した。尚、測定に使用したPLC以外の機器は全て、カタログ上の性能でPLCを上回っている。

結果は表2の通りで、いずれもカタログ値性能以上であった。現在の電磁石電源が、概ね電流安定度  $2 \times 10^{-4}$  /h、典型的な電磁石負荷に対して電流リップル  $5 \times 10^{-4}$  r.m.s. といった性能であるので、温度安定度の点で使用上支障のないことがわかった。

表2 温度安定度測定結果

モジュール名	測定値	カタログ値
DAC・単極出力型	約 10 PPM/°C	±1.0% 以下
DAC・双極出力型	約 -45 PPM/°C	±50 PPM/°C
ADC・単極入力型	±1/4095/20°C	±1.0% 以下
ADC・双極入力型	±1/4095/20°C	±100 PPM/°C

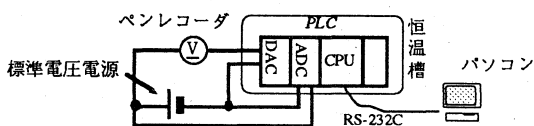


図2 アナログ入出力の温度安定度測定方法

## 5. 評価結果(2) - 耐ノイズ性

新デバイスコントローラは、クライストロンとそのパルス電源が立ち並んだ、ノイズ環境下で使用される。加速器稼働中にPLCをパルス電源の近く(1m以内)に置き、DACモジュールの耐ノイズ性を測定した。測定時のパルス電源のPFN高電圧

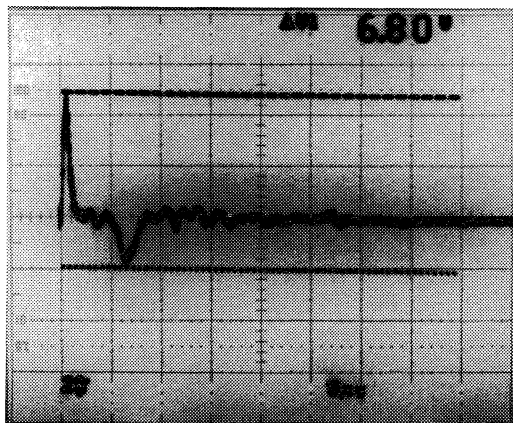


図3 耐ノイズ性試験場所のノイズレベル

電圧差 (mV) (DACと標準電圧電源との出力差)

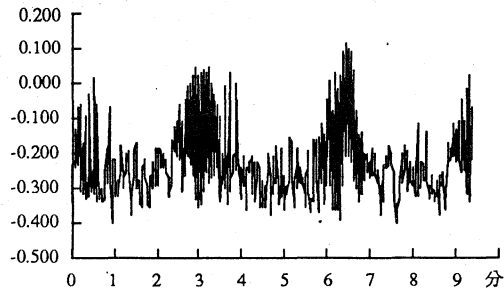


図4 ノイズ環境下におけるDAC出力安定性

値は 41.3 kV、クライストロンのRF出力は約 27 MWであった。実験場所に於て、オシロスコープ+プローブ (10MΩ、先端開放) でノイズレベルをみたところ、約 6.8 V p-p であった (図3)。

DACの耐ノイズ性測定は、標準電圧電源とDACの出力電圧差が約 0 mV になるように設定を固定し、その後の変動をペンレコーダの mV レンジで記録した。測定は約 1 時間行ったが、傾向が変わらないのでその内の10分間の記録を図4に示す。変動幅はDACの分解能 (2.5mV) を大きく下回っている。更に、実験場所を変えてノイズレベルの異なる所でも同様の記録が得られたので、この変動はDACモジュールか標準電圧電源に固有のものであり、クライストロンノイズからの悪影響は受けていないことを証明している。

## 6. 評価結果(3) - 割込処理時間

PLCに割込トリガー入力を加えてから、割込処理ルーチンを実行できるまでの平均遅れ時間を測定した。割込処理として「デジタル出力の設定変更」を実行させ、設定通りに出力が変化するまでの時間を測定した。

測定の結果は、平均約 0.9 ms であった。デジタル出力モジュールの内部処理に要する時間は、OFF→ONで 0.2 ms、その逆で 0.3 ms (カタログ値) なので、割込トリガー入力から割込処理ルーチンへの移行時間は、0.6 ~ 0.7 ms 程度ということがわかる。但し、測定時のPLCのCPUの負荷はごく軽いものであった。

## 7. 評価結果(4) - イーサネット通信

イーサネットモジュールを介してPLCを加速器制御系ネットワークに接続し、上位コンピュータ (UNIX ワークステーションを使用) から次の様な

通信を行い、通信速度試験を中心に評価を行った。

- 1) デジタル入力モジュールの入力ステータス読込
- 2) デジタル出力モジュールの出力ビット設定
- 3) DAC出力値を設定後、ADC入力値を読み込む  
(DACの出力端子とADCの入力端子を接続した。)

通信文の形式は、PLC用にメーカーが提供しているコマンド体系によった。これを用いると、PLC側に通信用プログラムを用意する必要がない。通信時間の計測は、UNIX コマンド "time" による。又、より正確な数値を出すために、同じ通信文を10回ないし100回繰り返して平均をとった。計測結果を表3に示す。尚、使用したUNIXワークステーションは、DEC 3000/800とDEC station 5000/240の2種類であるが、こちらの機種の違いによる所要時間の差異は認められなかった。

表3より、PLCから「応答」をもらう場合は、通信1回当たり約30msかかり、PLCに対して一方的に「書込む」だけの場合は約20msかかることがわかる。(2a)の「レスポンス無」では、送信文が次々と通信モジュールのバッファに溜められるだけで、0.5ms以内にPLC内の処理が完了していたわけではない。(3a)はPLCのCPUプログラムの機能を上位コンピュータに肩代わりさせた場合で、通信回数が多くなり、約100msも要している。

「DAC設定→ADC読込」は通信時間こそ50msと判明したものの、DAC設定値の変化に対するADC読込値の追従性がどうか、という問題がある。表3の(3b)の通信文のデータ内容を見ると、ADC読込値はDAC設定値に対して1回遅れ(=50ms遅れ)で追従していた。実験ではDACの出力端子とADCの入力端子を接続しているが、実用化の折にはその間に電磁石電源が位置するため、追従性は更に低下する。尚且つ、電磁石の磁場追従時間が最大電流値の10%変化時で0.1秒以内(在来使用品)であることから、DACとADCのレスポンスは電磁

石の磁場追従性よりも十分に良く、PLCを制御に使用することは可能である。

## 8. 実装に関する考察

制御対象となる装置類(電磁石電源、真空装置等)は10台~30台ずつ程度の規模でまとめられており、それに応じたモジュール構成のPLCを1組ずつ置く。装置の種類や数量に変更が生じた場合は、PLCのモジュール構成も変更となる。それに伴って、CPU上のラダープログラムも新しい構成に対応したものに書き換えねばならず、保守上不利となる。しかしながら、ラダープログラムの役割を全て上位コンピュータに担わせてPLCのCPU負荷を軽減するのは、表3に見るように通信時間の伸長を招いて、得策ではない。

システムの構成変更を行う場合には、ハードウェア面ではかなり柔軟に対処できるものの、ソフトウェア面ではかなり手数を必要とする。今後、これを補強するような方策を追究していく。

## 9. まとめ

加速器デバイスコントローラとしてPLCの評価を行った。出力の安定度の点では、耐ノイズ、対温度とも良好であった。通信速度やアナログ値変換速度の点では、十分に使用に耐え得る事が解った。

## 参考文献

- [1] Nakahara K., Abe I., Bissonnette R.P., Enomoto A., Otake Y., Urano T. and Tanaka J.  
"CONTROL SYSTEM FOR THE PHOTON FACTORY 2.5GeV ELECTRON LINAC",  
Nuclear Instruments and Methods in Physics Research A251 (1986) 327-336.

表3 イーサネット通信試験

通信の種類	対象CH数	繰返し回数(A)	所要 real(B)	sys	1回当たり所要(B/A)
(1) デジタル入力読込	2(32点)	100回	3.1s	0.0s	31ms
(2a) デジタル出力設定(レスポンス無)	2(32点)	1000回	0.5s	0.5s	0.5ms
(2b)                   〃                   (レスポンス有)	2(32点)	100回	3.0s	0.1s	30ms
(2c) デジタル出力設定(レスポンス無)+設定値読込	1(16点)	100回	5.2s	0.2s	52ms
(3a) DAC設定→ADC読込(ラダープログラム無)	1(1点)	100回	10.0s	0.2s	100ms
(3b) DAC設定→ADC読込(ラダープログラム有)	1(1点)	10回	0.5s	0.0s	50ms

[注] 所要時間の"real"は、通信の開始から終了までの経過時間を表し、"sys"はUNIXシステムが使用した時間を表す。