

バイポーラ型SiC-LTDパルス電源の改良

IMPROVEMENT OF THE BIPOLAR TYPE SiC-LTD PULSED POWER SUPPLY

虫邊 陽一^{#, A)}, 森 均^{A)}, 徳地 明^{A)}, 高柳 智弘^{B)}

Yoichi Mushibe^{#, A)}, Hitoshi Mori^{A)}, Akira Tokuchi^{A)}, Tomohiro Takayanagi^{B)}

^{A)} Pulsed Power Japan Laboratory Ltd. (PPJ)

^{B)} JAEA/J-PARC

Abstract

We have developed a pulsed power supply for the RCS kicker magnets in J-PARC. The power supply has the Linear Transformer Driver (LTD) structure and SiC-MOSFETs were used. The semi-conductor switch could increase the stability of the power supply rather than the thyratron switches which use vacuum discharge. Previously we developed proto-type of the LTD module. In this year we improved and stacked our LTD circuits. The improved LTD device could output a rectangular pulse with 40 kV voltage, 4 kA current and 1500ns pulse width. In this paper we report the improvements of our LTD device

1. はじめに

J-PARC RCS[1]キッカーマグネット[2]用に新しいパルス電源を開発している。

RCSでは加速されたビームを、電磁石と高電圧パルス電源を組み合わせたシステムによって蹴り出している。現行システムでは、高電圧パルス電源の出力回路のスイッチにはサイラトロンを使用している。サイラトロンは連続使用による性能劣化が欠点であり、サイラトロンを半導体デバイス置き換えることができれば、より安定性の良い電源システムを実現できる見込みがある。

近年、新たなスイッチング素子として SiC 半導体のデバイス開発が進み、より高電圧、より大電流の半導体デバイスが使用可能な状況となりつつある。

2017年に SiC 半導体デバイスを使用した電源を構成して予備試験を実施しているが、今回は出力電圧・電流の向上を目指して改良基板を製作した。改良の詳細と結果を報告する。

2. 設計仕様

半導体スイッチと誘導電圧重畳回路を組み合わせた LTD(Linear Transformer Drivers) 方式で電源を構成する。[3]。

高電圧パルス波形を出力する主回路 LTD 基板(主基板)と、フラットトップ平坦度を調整する補正回路 LTD 基板(補正基板)の 2 種類を直列に積み上げる[4]。

主基板は電圧 800V 出力動作を可能とする。基板 1 枚の SiC パワー MOSFET 並列数は 15 とする。負荷から電源への反射波を吸収するサージ抵抗を設けている。

補正基板は主基板よりも低い出力電圧にて、フラットトップに生じるドループ補正などの細かな制御ができるようにする。補正基板のパルス出力のタイミングを基板毎に変えることで、出力波形の形成を調整することも可能となる。

3. 基板の改良

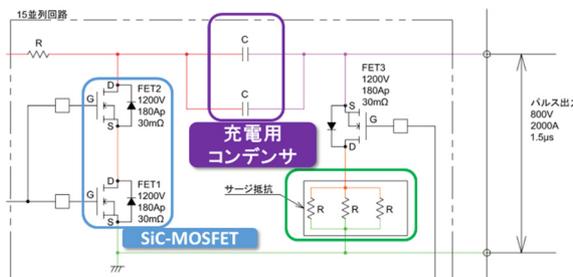
3.1 主基板の改良

新しく製作した主基板(新主基板)の主回路部のブロック図を Figure 1、新旧の主基板外観写真を Figure 2 に示す。

充電用コンデンサを変更

(旧) 電解コンデンサ⇒(新) フィルムコンデンサ

* コンデンサの等価直列抵抗を低くする

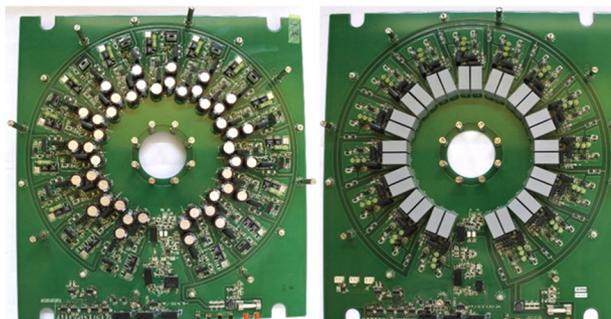


新主基板ブロック図
(主回路部)

反射吸収抵抗の本数増やす

* 抵抗の発熱を低減する

Figure 1: Block diagram of the main circuit.



旧主基板

新主基板

Figure 2: Photos of the main circuit.

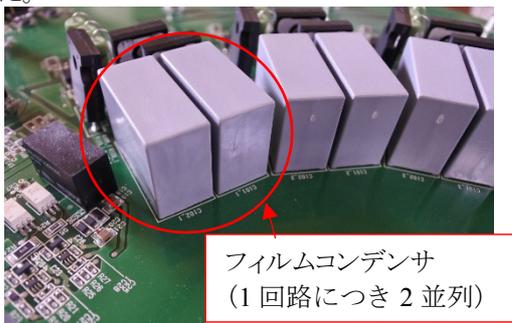
[#] mushibe@myppj.com

3.1.1 出力電圧の改善

2017年の初回製作基板(旧基板)で電源を構成して予備試験を実施したところ、出力電圧値が目標仕様より小さいことが課題となっている(目標仕様に対して電圧5.8%小)[5]。

旧基板では主回路部の充電用コンデンサを3直列の電解コンデンサで構成していた。しかし、電解コンデンサではコンデンサの内部抵抗が大きいために出力電圧の降下が生じる結果となった。対策として旧基板裏面にフィルムコンデンサの追加を試みた。しかし、コンデンサ両端のリード線を20mm~30mm引き延ばしているため、配線時のリード線の抵抗・インダクタンスが大きく、出力電圧値が目標仕様に達しなかった。

新主基板では充電用コンデンサを1回路につきフィルムコンデンサ2並列にして基板表面に実装した。フィルムコンデンサを新基板実装した状態の写真をFigure 3に示す。コンデンサ両端のリード線を引き延ばすことがないようにした。

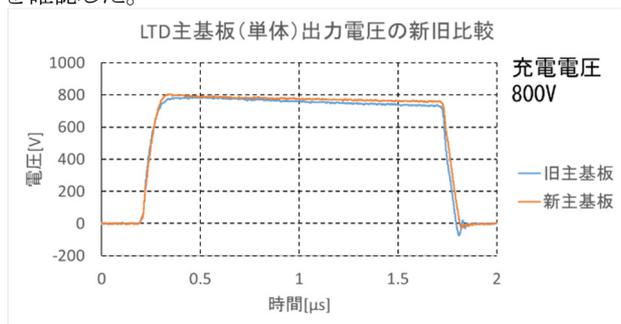


フィルムコンデンサ
(1回路につき2並列)

Figure 3: Photo of the film capacitor mounted on a new circuit.

充電電圧 800V、負荷抵抗 0.4Ω、パルス幅 1.5μs の試験条件における主基板の出力電圧の新旧比較波形をFigure 4に示す。

基板の改良により、新基板の出力電圧トップは充電電圧の 800V に達した。フィルムコンデンサのみにしたことにより実質的な容量を増やすことができ、ドロップ 21%改善を確認した。



出力電圧 (トップ) : ドロップ :
(旧) 783V ⇒ (新) 800V (旧) 51V ⇒ (新) 40V
* 21%改善

Figure 4: Comparison of output voltages of old and new circuits.

3.1.2 反射吸収抵抗の改善

反射波を吸収するサージ抵抗の発熱は空冷を検討しているため、発熱を抑える必要がある[6]。

旧基板では 4.7Ω のサージ抵抗を 11 並列(11 本)で構成している。抵抗の本数をさらに増やすことで抵抗周囲との全表面積を大きくし、抵抗 1 本あたりの電力を小さくできるため、発熱を抑えることができるものとする。

新基板では 15Ω のサージ抵抗を 3 並列、15 回路(45 本)で構成した。充電電圧 800V、負荷抵抗 0.4Ω、パルス幅 1μs、繰り返し 25Hz、空冷無しの条件で反射波吸収抵抗の新旧温度比較結果をFigure 5に示す。

旧基板の温度上昇(ΔT)は 124°Cであるが、新基板では温度上昇が 66°Cとなっている。抵抗の本数を増やしたことによる発熱低減の効果を確認できた。今後は積み上げ状態で基板に送風した場合の温度確認を試みる。

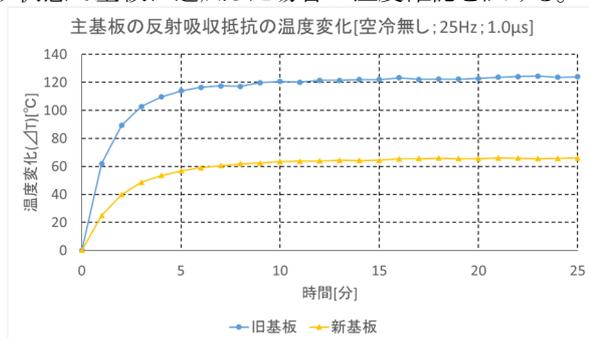


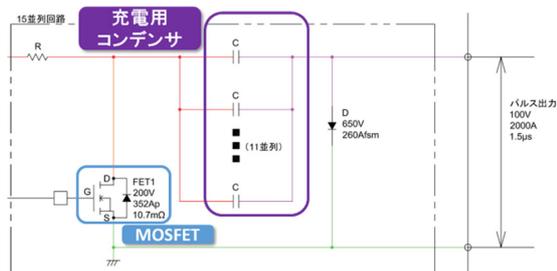
Figure 5: Measurement result of temperature rise of the reflected wave absorber.

3.2 補正基板の改良

新しく製作した補正基板(新補正基板)の主回路部のブロック図をFigure 6、新旧の補正基板外観写真をFigure 7に示す。

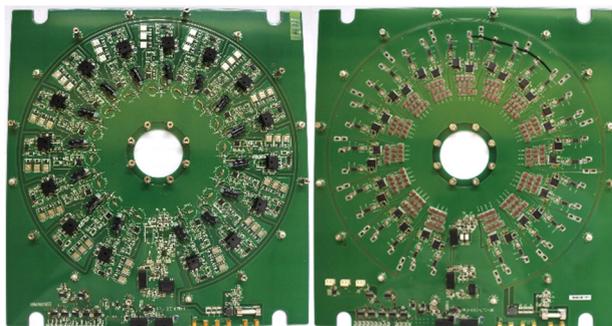
充電用コンデンサを変更

- (旧) 電解コンデンサ ⇒ (新) 積層セラミックコンデンサ
- * コンデンサの等価直列抵抗を低くする



新補正基板ブロック図 充電電圧を最大100V
(主回路部) 旧基板は最大40V
* 補正の電圧幅を大きくする

Figure 6: Block diagram of the correction circuit.



旧補正基板 新補正基板
Figure 7: Photos of the correction circuit.

3.2.1 出力電圧の改善

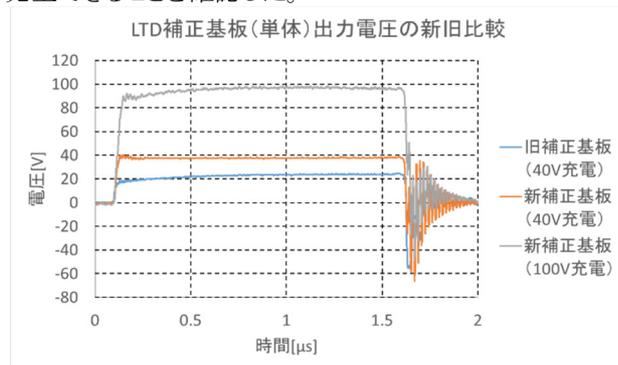
補正基板も主基板と同様、充電コンデンサとして使用している電解コンデンサの内部抵抗の対策を実施した。補正基板も主基板と同等の電気量を充電する必要があるが、充電電圧が主基板より低い場合、コンデンサの容量を主基板より大きくしなければならない。大容量のフィルムコンデンサを使用すると部品サイズが非常に大きくなるため、補正基板は積層セラミックコンデンサを選定した。新基板では1回路につき、 $22\mu\text{F}$ の積層セラミックコンデンサを11並列実装した。

旧基板では補正の電圧調整幅を 40V で設計していたが、新基板ではコンデンサの定格電圧を大きくすることで補正の電圧調整幅を 100V にすることを可能とした。

旧補正基板は旧主基板と同じパターンの基板を使用していたが、配線の抵抗・インダクタンスの低減のため、新補正基板は補正基板専用のパターンの基板を製作した。

充電電圧 40V 、負荷抵抗 0.02Ω 、パルス幅 $1.5\mu\text{s}$ の試験条件における補正基板の出力電圧の新旧比較を行った。新基板については充電電圧 100V 、負荷抵抗 0.05Ω にて出力電圧を確認した。出力電圧の新旧比較波形をFigure 8に示す。

基板の改良により、補正基板の出力電圧トップは充電電圧の 40V に対して 38V に改善できた。新基板で充電電圧を 100V にすれば、基板単体で 97V の出力電圧を発生できることを確認した。



出力電圧 (トップ) :
(旧) $24\text{V} \Rightarrow$ (新; 40V 充電) 38V
 \Rightarrow (新; 100V 充電) 97V

Figure 8: Typical output waveforms of the correction circuit.

3.2.2 ダイオード逆電流の改善

主基板と補正基板を積み上げた電源で新補正基板の評価中、出力電流 2kA 流す条件にて度々、SiダイオードとMOSFETの破壊が生じた。

ダイオードに流れる電流に原因があると考え、出力電流 2kA にて補正基板の出力をOFFからONにした時のダイオード電流を測定した。電流波形をFigure 9に示す。Siダイオードは最大 20A の逆電流が流れている。

主基板で出力電流を流している時、補正基板の出力がOFF状態であれば出力電流は補正基板のダイオードに流れる。補正基板の出力をOFFからONにすると、電流はダイオードからMOSFETに転流し、ダイオードはOFF状態に遷移する。しかし、Siダイオードは通常、逆回復時間があるため順方向から逆方向に電圧を変化させた時にすぐにOFF状態に遷移せず、一時的に逆電流が流れる。

逆電流が一定以上流れたことが原因でダイオードの破壊、MOSFETの過電流破壊が生じたと考え、逆回復時間が短いことが特長であるSiCのショットキーバリアダイオード(SiC-SBD)に変更した。Figure 9にSiC-SBDの電流波形も示す。SiC-SBDでは逆電流をなくすことができた。SiC-SBDに変更してからはダイオードとMOSFETの破壊が生じていない。

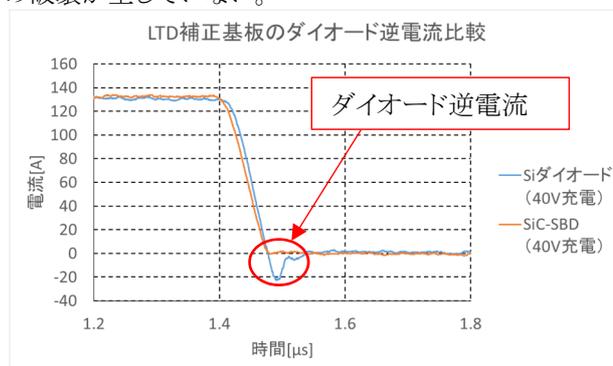


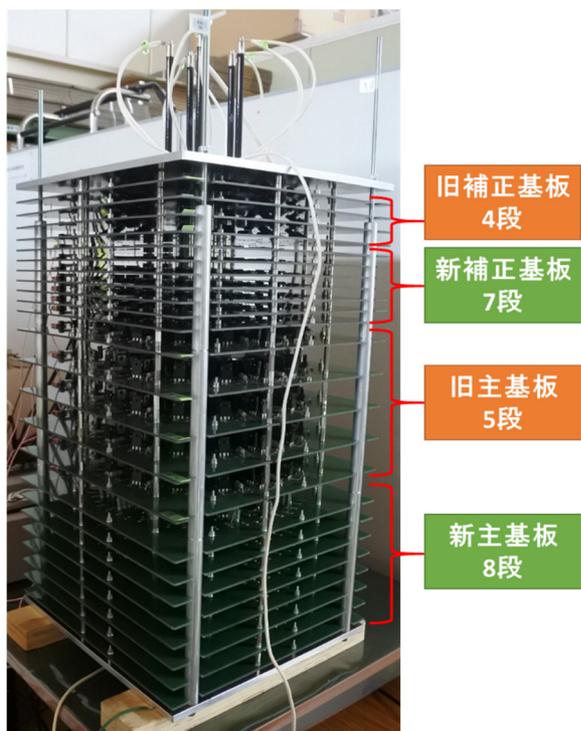
Figure 9: Typical output current waveforms of diodes mounted on the correction circuit.

4. 新旧基板積み上げ試験

出力電圧 10kV 以上を実現するために製作した新旧基板(新主基板8枚、旧主基板5枚、新補正基板7枚、旧補正基板4枚)を積み上げ、負荷抵抗 5Ω を取り付けて出力電圧波形の確認試験を実施した。基板積み上げ時の外観写真をFigure 10に示す。

主基板充電電圧 800V 、補正基板充電電圧 40V 、パルス幅 $1.5\mu\text{s}$ にて積み上げ時の出力電圧波形をFigure 11に示す。補正基板は、1段階ずつ順次基板にトリガを投入することで主基板のドループを補正した。出力電圧のトップは 10.1kV で目標を達成できた。補正無しの場合には 300V のドループがあるが、補正基板による出力電圧補正によって、平坦度 $\pm 0.8\%$ ($\pm 80\text{V}$)でフラットトップを調整できた。

キッカー電源で要求される平坦度は 40kV に対して $\pm 0.5\%$ ($\pm 200\text{V}$)のため、出力電圧をさらに上げた試験で現状の電圧幅のフラットトップ補正ができるかを今後確認する。



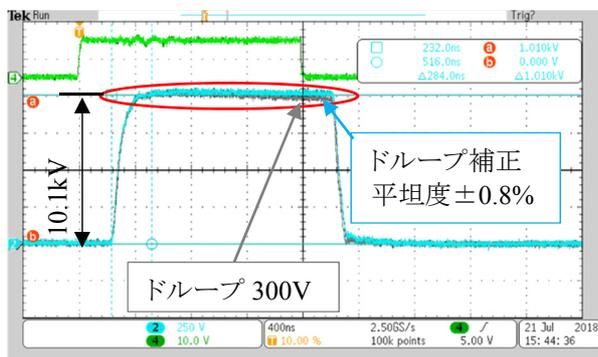
基板積み上げ外観
(主基板13枚、補正基板11枚)

Figure 10: A photo of the stacked LTD power supply.

新基板を用いて基板を積み上げ、主基板 13 枚、補正基板 11 枚の構成で試験を実施した結果、出力電圧 10kV 以上でドループ補正ができることを確認した。2018 年度中に主基板 26 枚、補正基板 18 枚の構成で出力電圧 20kV 以上の電源を製作し、電磁石への通電評価を実施する。その後、主基板 50 枚、補正基板 20 枚、2 台を使用して 40kV,4kA 実機電源の製作を検討する。

参考文献

- [1] M. Kinsho, "Status of the J-PARC 3 GeV RCS", in Proc. IPAC'15, Richmond, VA, USA, paper THPF044.
- [2] J. Kamiya *et al.*, "Kicker Magnet System of the RCS in J-PARC", IEEE Transactions on applied superconductivity, Vol.16, No.2, June 2006, pp168-171.
- [3] W. Jiang *et al.*, "Pulsed Power Generation by Solid-State LTD", IEEE Transactions on Plasma Science, Vol.42, No.11, Nov. 2014m pp3603-3608.
- [4] T. Takayanagi *et al.*, "Development of a New Pulsed Power Supply Adopted SiC-MOSFET", in Proc. IPAC'17, WEPVA063.
- [5] Y. Mushibe *et al.*, "キッカーマグネット用バイポーラ型 SiC-LTD 電源の開発", Proceedings of PASJ2017, WEP068.
- [6] T. Takayanagi *et al.*, "SiC-MOSFET の LTD 回路を用いた RCS キッカー用新電源の開発", Proceedings of PASJ2017, TUOM01.



主基板800V充電、補正基板40V充電
主基板トリガパルス幅1.5 μ s
緑色：主基板トリガパルス
水色：出力電圧（補正有り）
灰色：出力電圧（補正無し）

* 出力電圧値は波形表示の10倍

Figure 11: Typical output waveforms of the stacked LTD power supply.

5. まとめと今後の予定

初回製作基板の問題箇所の対策として基板を改良した。新旧基板の比較試験の結果、電圧降下、ドループの改善を確認した。反射波吸収抵抗の温度上昇を抑えることができ、空冷できる見通しが立った。