

# PULSE DROOP COMPENSATION USING A MARX CIRCUIT

Mitsuo Akemoto<sup>1,A)</sup>, Hiroyuki Honma<sup>A)</sup>, Hiromitsu Nakajima<sup>A)</sup>, Tetsuo Shidara<sup>A)</sup>, Toshihiro Matsumoto<sup>A)</sup>,  
Shigeki Fukuda<sup>A)</sup>, Akira Tokuchi<sup>B)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization(KEK)

1-1 Oho, Tsukuba, Ibaraki, 305-0801

<sup>B)</sup> Pulse Power Japan Laboratory Ltd.

Kusatsu, Shiga 520-0806, Japan

## Abstract

Droop compensation for capacitor switched modulators called a bouncer has been used to reduce the capacitor banks of their long pulse modulators. However, the bouncer configuration is large, expensive and inflexible to pulse length. KEK is developing an alternative to the bouncer and this uses a solid-state Marx circuit, which is small and cost-effective. It is composed of 5 Marx cells. The droop compensation is provided by delay switching of Marx cell as the voltage falls. The paper describes the design of the solid-state Marx circuit and its performance.

## マルクス回路方式によるパルスドロープ補償

### 1. はじめに

大電力パルス電源では、パルス幅が長くなると (msオーダー)コンデンサバンクの容量が大きくなり、電源のサイズ、コストに大きな影響を与える。これを解決する技術として、パルスドロープを補償する回路を組み込む方法がある。これまで、補償回路としてはバウンサー方式<sup>[1]</sup>(LC共振回路で正弦波の直線部分を利用する)が用いられてきた。しかし、パルス幅が長くなると、コンデンサとインダクター両方のサイズが大きくなってしまふ。また、補償できるパルス幅も固定してしまう欠点がある。そこで、小型でコスト効果のある、またパルス幅に柔軟に対応できる、のこぎり歯状の波形を直接作るマルクス回路を応用した補償回路を製作した。本稿では現在開発中のマルクス回路方式のドロープ補償回路について報告する。

の基本回路

### 2. ドロープの補償回路

#### 2.1 ドロープの補償

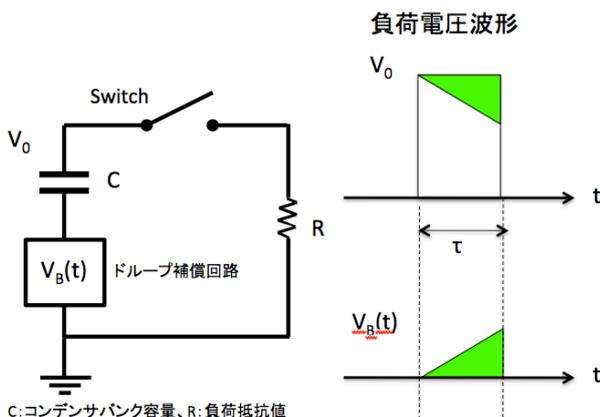
図1にダイレクトスイッチング方式のパルス電源の基本回路を示す。電源は、主に、コンデンサバンク(C)、シリーズスイッチ、負荷(R)で構成される。ドロープ補償回路のない場合、コンデンサバンクの放電により電圧低下が起きて、そのまま出力波形の電圧低下(ドロープ)を招く。コンデンサバンクの容量Cとドロープの割合 $D_r$ との間には、次式の関係がある。

$$C = \frac{\tau}{R \cdot D_r} \quad (1)$$

ただし、 $\tau$ はパルス幅である。このようにドロープの割合はコンデンサバンクの容量に反比例するので、例えば、20%のサグを1%にするためには、コンデンサバンクの容量を20倍増加させなければならない。コンデンサのコストとスペースが単純にコンデンサのエネルギーに比例するならば、コスト、サイズとも、20倍になってしまう。特に大電力長パルスでパルス平坦度が要求される場合には、電源の大型化、高コスト化は避けられない。

図1示すように、ドロープ補償回路は、出力電圧のドロープを打ち消す逆電圧を発生させる回路を加えるもので、補償回路の出力電圧 $V_B(t)$ は

$$V_B(t) = \frac{V_0}{C \cdot R} t \quad (2)$$



C:コンデンサバンク容量、R:負荷抵抗値

図1:ダイレクトスイッチング方式のパルス電源

<sup>1</sup> E-mail: mitsuo.akemoto@kek.jp

で与えられる。ただし、 $V_0$ はコンデンサバンクの充電電圧である。電圧波形は0Vからコンデンサバンクの低下電圧まで時間に比例して上がる、のこぎり歯状の波形である。

## 2.2 マルクス回路方式

のこぎり歯状の波形を直接作る発生器として、マルクス回路を応用した回路<sup>[2]</sup>を採用した。特長は回路構造が簡易で、また低電圧で高電圧を発生出来ることから、ユニット化することによって発生器の小型化、低価格化が容易である。図2に通常マルクス回路を示す。マルクスセルは抵抗(R)、ギャップスイッチ及びコンデンサ(C)から構成する。並列に充電されたコンデンサCをギャップスイッチによって直列に接続し、コンデンサの段数倍の電圧パルスが発生する。この回路ではインパルス発生のみに限られる。

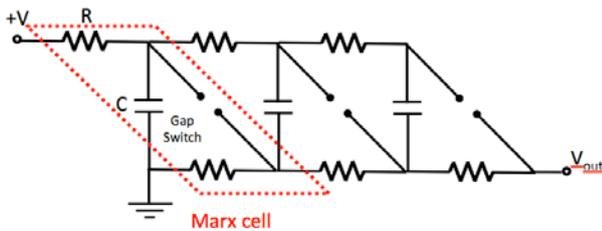


図2：マルクスセル3段のマルクス回路

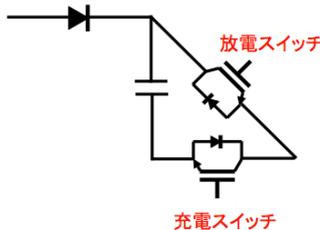


図3：半導体化したマルクスセル

今回、採用したマルクス回路方式はマルクスセル各段を図3のように、抵抗Rとギャップスイッチをダイオードと半導体スイッチ（充電、放電スイッチ）に置き換えた。充電スイッチは充電時にONされ、コンデンサ放電時にはOFFされる。このような半導体化によって回路は大きく改善され、安定したスイッチングができだけでなく、抵抗Rによる放電を防止することができ、また各マルクスセルを独立に、任意の時間に放電スイッチをON/OFF動作させることができる。これによって、充電電圧のステップ状の波形を合成することが可能となる。従って、のこぎり歯状の波形は各マルクスセルの放電スイッチのタイミングを一定時間遅らせてONすることによって階段状の波形ではあるが作る事ができる。

## 3. マルクス型補償回路

### 3.1 試験電源と仕様

現在ILCで開発が進められている、Distributed RF System(DRFS)のクライストロン電源システム<sup>[3]</sup>を使用してドループ補償を試験する。図4に補償回路を組み込んだ場合の回路構成を示す。この電源は750kW変調アノード付きクライストロン用で、カソード電圧65kVでパルス幅1.5msで約3%のドループが発生する。このドループを1%以下にすることを目的とする。表1にドループ補償回路の主な仕様を示す。

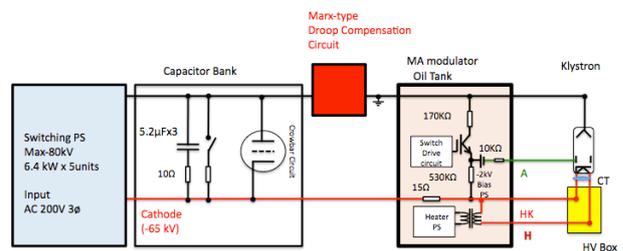


図4：DRFS電源の回路構成

表1：補正回路の主な仕様

Maximum output voltage	- 3 kV
Pulse width	1.5 ms
Peak output current	20 A
RMS current	1 A
Peak power	60 kW
Repetition rate	5 pps

### 3.2 パラメータの選定

マルクスセルの段数Nは、要求される平坦度から決定される。カソード電圧65kVで3%のドループを1%以下に補償をするためには、各マルクスセルの最大充電電圧は $65kV \times 1\% = 650V$ で与えられる。従って、 $N \geq \text{ドループの最大低下電圧}(65kV \times 3\%) / \text{マルクスセルの最大電圧}$ から求められ、Nは3段以上となる。余裕をみて段数を5段とする。

各段のON遅延時間は $1500\mu s / 5\text{段} = 300\mu s / \text{段}$ で、1段目がONした後、各段は $300\mu s$ 順次遅れながらONして、1.5ms後全ての段がOFFすることになる。

セルのコンデンサ容量Cの選定は各段の放電時定数から求められる。各段のコンデンサもON時中、放電による電圧低下が起こるので、最大パルス幅1.5msで10%以下の低下まで許容できるとすると、コンデンサの容量Cは $C \geq 20A \times 1.5ms / (650V \times 10\%) = 460\mu F$ 以上必要になる。余裕をみて、容量を $550\mu F$ とする。しかし、2段目以降は $300\mu s$ 順次放電時間が短くなるので、各段の放電時定数を合わせると、2段目は $4 \times C / 5$ 、3段目は $3 \times C / 5$ 、4段目は $2 \times C / 5$ 、5段目は

C/5の容量でいいことになり、コンデンサの総容量を半分に減らす事ができる。

### 3.3 回路と動作

図5に製作したマルクス型補償回路の回路図を示す。マルクスセルはダイオード(D)、放電スイッチ(DS1~5)、充電スイッチ(CS1~5)、それらのスイッチを駆動するゲート回路、トリガー信号を遅延するDELAY回路、コンデンサ(C1~5)から構成され、5段を直列接続されている。充電、放電スイッチは夫々定格1200V,20AのMOS-FET(IXFK 20N120)2並列接続で構成する。各スイッチのゲート回路の電源は5KV絶縁耐圧を持つDC/DCコンバータで供給され、トリガー信号はフォトカプラを通して送っている。但し、充電スイッチには、コンデンサ放電中はOFFさせる必要があるためインバータ回路が入っている。DELAY回路はトリガー信号を300 $\mu$ s遅延させる。コンデンサ(C1~5)は夫々定格350V,220 $\mu$ Fの電解コンデンサ2直列接続を1組として、C1に5組、C2に4組、C3に3組、C4に2組、C5に1組夫々並列接続している。図6に回路基板を示す。5段のマルクスセル全て1枚の基板に収まっている。この基板は、サイズ500mmWx300mmDx110mmHのアルミのボックスに収納される。

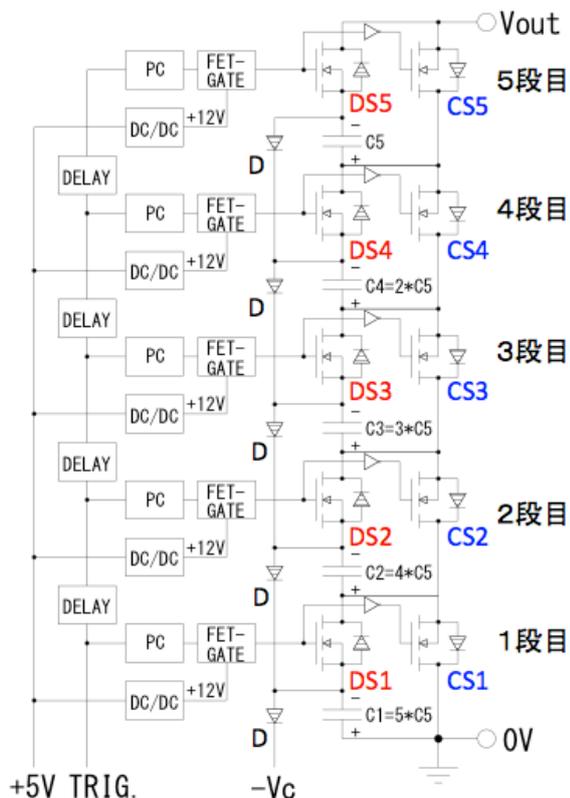


図5：マルクス型補償回路の回路図

回路動作は、先ず $V_c$ に直流電源を接続して、各充電スイッチ、ダイオードDを通る回路で、各コンデンサ(C1~5)に充電する。この時、充電スイッチ(CS1~5)はONで、放電スイッチ(DS1~5)はOFF状態である。次に、トリガー信号が入力されると、1段目の放電スイッチDS1がONされ、コンデンサC1が充電スイッチ(CS2~5)ダイオードを通して回路に接続され、 $V_{out}$ に最初の階段波形が発生する。この時、充電スイッチCS1はOFF状態になっている。そして、300 $\mu$ s後に2段目の放電スイッチDS2がONされ、コンデンサC2が回路に加えられ、充電スイッチ(CS3~5)ダイオードを通して、 $V_{out}$ に2段目の階段波形が発生する。その後、次々とONすることで、5段の階段波形が作られる。パルス幅1.5ms後は、放電スイッチ(DS1~5)がOFFされ出力は0Vになり、それと同時に充電スイッチ(CS1~5)がONになって、コンデンサ(C1~5)の充電が開始される。

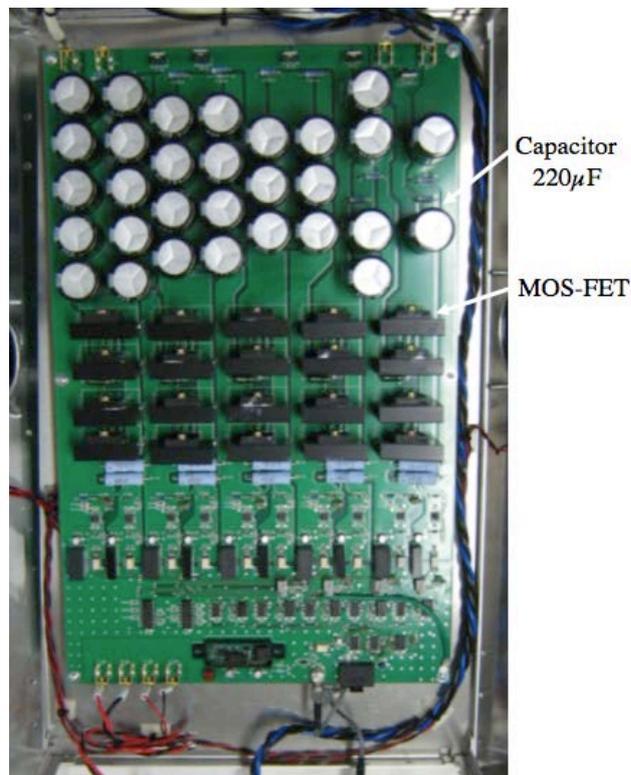


図6：補正回路の回路基板

### 3.4 試験

充電電圧600V、繰り返し5 Hz、負荷抵抗150 $\Omega$ の時の出力電圧波形を図7に示す。最大電圧3 kV、300  $\mu$ s幅の階段波形が確認できる。

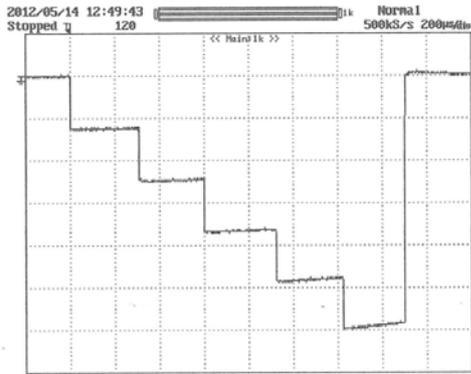


図 7 : 抵抗負荷での出力電圧波形(500V/div., 200 μs/div.)

#### 4. まとめ

マルクス回路方式によるパルスドレープ補償回路の設計、製作、試験を行い、性能を確認した。

この補償回路はDRFSクライストロン電源システムに組み込んで試験する予定である。

#### 参考文献

- [1] H. Pfeffer, et. al., "A Long Pulse Modulator for Reduced Size and Cost", FER-MILAB-Cnf-94/182 (1994).
- [2] A. Krasnykh, et. al., "A Solid State Marx Type Modulator for driving a TWT", Conference Record of the Twenty-Fourth International Power Modulator Symposium, pp.209-211, (2000).
- [3] 明本光生、他, "ILC計画における分布型RF源用電源の開発", Proceedings of Particle Accelerator Society Meeting 2010, pp.921-923, (2010).